

PLL sintetizatori

Rios Garbajs, Marko

Undergraduate thesis / Završni rad

2024

Degree Grantor / Ustanova koja je dodijelila akademski / stručni stupanj: **University of Rijeka, Faculty of Maritime Studies, Rijeka / Sveučilište u Rijeci, Pomorski fakultet**

Permanent link / Trajna poveznica: <https://um.nsk.hr/um:nbn:hr:187:313085>

Rights / Prava: [In copyright](#)/[Zaštićeno autorskim pravom.](#)

Download date / Datum preuzimanja: **2024-11-01**



Sveučilište u Rijeci, Pomorski fakultet
University of Rijeka, Faculty of Maritime Studies

Repository / Repozitorij:

[Repository of the University of Rijeka, Faculty of Maritime Studies - FMSRI Repository](#)



uniri DIGITALNA
KNJIŽNICA



DIGITALNI AKADEMSKI ARHIVI I REPOZITORIJI

**SVEUČILIŠTE U RIJECI
POMORSKI FAKULTET**

MARKO RIOS GARBAJS

PLL SINTETIZATOR

ZAVRŠNI RAD

Rijeka, 2024.

**SVEUČILIŠTE U RIJECI
POMORSKI FAKULTET**

**PLL SINTETIZATOR
PLL SYNTHESIZER**

**ZAVRŠNI RAD
BACHELOR THESIS**

Kolegij: Pomorski komunikacijski uređaji

Mentor: doc. dr. sc. Zoran Mrak

Student: Marko Rios Garbajs

Studijski smjer: Elektroničke i informatičke tehnologije u pomorstvu

JMBAG: 0112086569

Rijeka, 2024

Student: Marko Rios Garbajs

Studijski program: Elektroničke i informatičke tehnologije u pomorstvu

JMBAG:0112086569

IZJAVA O SAMOSTALNOJ IZRADI ZAVRŠNOG RADA

Kojom izjavljujem da sam završni rad s naslovom PLL sintetizator izradio samostalno pod mentorstvom doc. dr. sc. Zorana Mraka. U radu sam primijenio metodologiju izrade stručnog/znanstvenog rada i koristio literaturu koja je navedena na kraju završnog rada. Tuđe spoznaje, stavove, zaključke, teorije i zakonitosti koje sam izravno ili parafrizirajući naveo u završnom radu na uobičajen, standardan način citirao sam i povezo s fusnotama i korištenim bibliografskim jedinicama, te nijedan dio rada ne krši bilo čija autorska prava. Rad je pisan u duhu hrvatskoga jezika.

Student



(potpis)

Marko Rios Garbajs

Student: Marko Rios Garbajs

Studijski program: Elektroničke i informatičke tehnologije u pomorstvu

JMBAG:0112086569

IZJAVA STUDENTA – AUTORA

O JAVNOJ OBJAVI OBRANJENOG ZAVRŠNOG RADA

Izjavljujem da kao student – autor završnog rada dozvoljavam Pomorskom fakultetu Sveučilišta u Rijeci da ga trajno javno objavi i besplatno učini dostupnim javnosti u cjelovitom tekstu u mrežnom digitalnom repozitoriju Pomorskog fakulteta.

U svrhu podržavanja otvorenog pristupa završnim radovima trajno objavljenim u javno dostupnom digitalnom repozitoriju Pomorskog fakulteta, ovom izjavom dajem neisključivo imovinsko pravo iskorištavanja bez sadržajnog, vremenskog i prostornog ograničenja mog završnog rada kao autorskog djela pod uvjetima *Creative Commons* licencije CC BY Imenovanje, prema opisu dostupnom na <http://creativecommons.org/licenses/>

Student



(potpis)

Marko Rios Garbajs

SAŽETAK

U ovom radu opisan je dizajn i implementaciju PLL sintetizatora za VHF radio uređaje u pomorskoj komunikaciji. Analizira radne principe svih komponenti i njihovu primjenu u tehničkom području koje često prolazi nezapaženo. Studija pruža sveobuhvatan pregled PLL sintetizatora, ističući njihovu važnost i široku primjenu u modernim elektroničkim sustavima. Proučavanjem operativnih principa, tehničkih izazova i praktičnih primjena.

Ključne riječi: Fazna zaključana petlja, vrlo visoke frekvencije, sintetizator frekvencije, pomorske komunikacije.

SUMMARY

This thesis describes the design and implementation of a PLL synthesizer for VHF radio devices in maritime communication. It analyzes the working principles of all components and their application in the technical field, which often goes unnoticed. The study provides a comprehensive overview of PLL synthesizers, highlighting their significance and widespread use in modern electronic systems.

Keywords: PLL (Phase-Locked Loop), VHF (Very High Frequency), Frequency Synthesizer, Maritime Communication.

SADRŽAJ

SAŽETAK	I
SUMMARY	I
SADRŽAJ	II
1. UVOD	1
2. FAZNO ZAKLJUČANA PETLJA	2
2.1. REGULACIJSKI KRUG.....	2
2.1.1. <i>Regulacijski krug drugog reda</i>	<i>4</i>
2.2. PRINCIP RADA FAZNO ZAKLJUČANE PETLJE	6
3. SINTETIZATOR FREKVENCije	8
3.1. UVOD	8
3.2. KOMPONENTE SINTETIZATORA.....	9
3.2.1. <i>Referentni oscilator.....</i>	<i>9</i>
3.1.2. <i>Djelitelj referentne frekvencije.....</i>	<i>11</i>
3.1.3. <i>Strujni pretvarač.....</i>	<i>14</i>
3.1.4. <i>Niskopropusni filter</i>	<i>15</i>
3.1.5. <i>Oscilator upravljani naponom</i>	<i>17</i>
3.1.6. <i>Odvojno pojačalo.....</i>	<i>18</i>
3.1.7. <i>Djeljenje izlazne frekvencije.....</i>	<i>19</i>
4. SOFTVER ADIsimPLL	24
4.1.1. <i>Prednosti alata</i>	<i>35</i>
4.1.2. <i>Nedostaci alata.....</i>	<i>35</i>
5. ZAKLJUČAK.....	37
LITERATURA	38
KAZALO KRATICA.....	40
POPIS SLIKA	41

1. UVOD

Cilj ovog rada je pružiti detaljan i sveobuhvatan pregled PLL sintetizatora i njihovih ključnih komponenti te istaknuti njihovu važnost i široku primjenu u pomorskim komunikacijama. Analizom principa rada, tehničkih izazova i praktičnih primjena, ovaj rad doprinosi dubljem razumijevanju složenosti i značaja PLL tehnologije u suvremenoj elektronici. U radu je obrađena teorija PLL kontrolnog sustava, uključujući objašnjenja regulacijskog kruga i regulacijskog kruga drugog reda.

FAZNO ZAKLJUČANA PETLJA - PLL (*Phase-Locked Loop*) je kontrolni sustav s povratnom vezom koji se koristi za praćenje i usklađivanje relativne faze između dva signala. Glavna svrha PLL-a je detektirati i ispraviti razlike u fazi između dva signala, čime se postiže sinkronizacija signala. Kada je fazna razlika smanjena na nulu, kažemo da je petlja zaključana.

Regulacijski krug je sustav koji kontrolira izlaznu veličinu na temelju ulaznih informacija. Sastoji se od senzora za praćenje stanja, kontrolera za obradu podataka i izvršnih elemenata poput motora ili ventila. Cilj je održavati ili dovesti izlaznu veličinu u skladu s željenom vrijednošću uz minimalne greške i optimalnu uporabu resursa.

PLL se obično modelira kao regulacijski krug drugog reda, koji je sustav s dva skladišta energije koja međusobno razmjenjuju energiju. To može rezultirati oscilacijama u vremenskom odzivu na impulsnu funkciju ili funkciju s linearnim porastom. Regulacijski krug drugog reda je posebno značajan jer promjene u sustavu PLL-a mogu uzrokovati oscilacije u amplitudi izlazne veličine.

2. FAZNO ZAKLJUČANA PETLJA

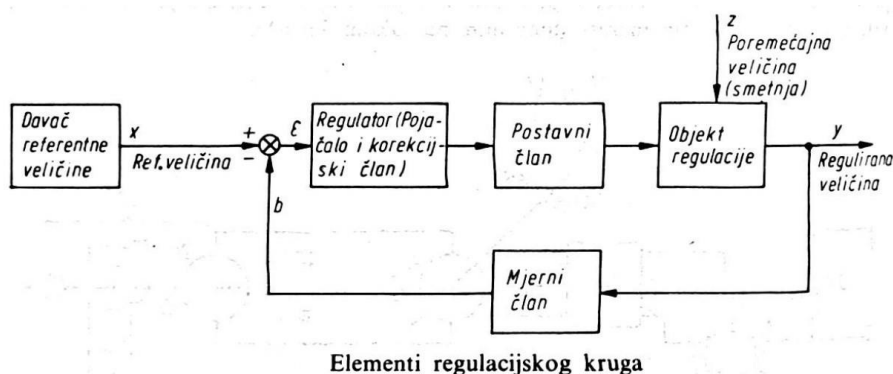
FAZNO ZAKLJUČANA PETLJA - PLL (*Phase-Locked Loop*) je kontrolni sustav s povratnom vezom koji se koristi za praćenje i usklađivanje relativne faze između dva signala. Glavna svrha PLL-a je detektirati i ispraviti razlike u fazi između dva signala. Fazna razlika između dva signala detektira se pomoću komparatora, koji generira izlazni signal u skladu s tom razlikom. Taj se signal zatim filtrira niskopropusnim filtrom prije nego što se primijeni na oscilator s kontrolom napona VCO - (*Voltage Controlled Oscillator*). Promjena ulaznog napona na VCO uzrokuje promjenu frekvencije oscilatora koji rezultira smanjenjem razlike faze između ulaznog signala i lokalnog oscilatora. Kada se razlika faze smanji na nulu, kažemo da je petlja zaključana.

U nastavku su objašnjeni osnovni pojmovi.

2.1. REGULACIJSKI KRUG

Regulacijski krug je sustav koji kontrolira izlaznu veličinu na temelju ulaznih informacija. Sastoji se od senzora za praćenje stanja, kontrolera za obradu podataka i izvršnih elemenata poput motora ili ventila. Cilj je održavati ili dovesti izlaznu veličinu u skladu s željenom vrijednošću uz minimalne greške i optimalnu uporabu resursa.

Svaki sustav regulacije može se podijeliti na osnove komponente i veze između njih što je i prikazano na slici 1.



Slika 1. Blok šema regulacijskog kruga

Izvor: Tehnički priručnik Rade Končar str.508

Sustav regulacije može imati više ulaznih i izlaznih veličina

1. **Referentna veličina** x je ulazna varijabla koja je neovisna i aktivno uzrokuje promjene u sustavu.
2. **Regulirana veličina** y je izlazna varijabla koja ovisi o ulaznoj varijabli x ; stoga, y je rezultat ili posljedica.
3. **Poremećajna veličina** z je faktor koji predstavlja nepoželjne utjecaje koji ometaju odnos između regulirane i referentne veličine.
4. **Objekt regulacije** uvijek je unaprijed definiran, a njegovi parametri se obično ne mogu mijenjati. Prema zahtjevima tehnološkog procesa, potrebno je regulirati određenu veličinu objekta.
5. **Davač referentne veličine** generira referentni signal x , na primjer, koristeći stabilizirani izvor napona i potencijometar.
6. **Mjerni član** je komponenta povratne veze koja generira signal koji ovisi o reguliranoj veličini.
7. **Referentni signal** x i signal povratne veze b uspoređuju se u komparatoru koji generira signal razlike $\epsilon = x - b$. Ulazni stupanj pojačala na slici 1 obavlja ulogu komparatora.
8. **Regulator** se praktično uvijek sastoji od pojačala i korekcijskog člana koji pojačava i oblikuje signal razlike ϵ , primjerice vremenskim oblikovanjem (deriviranjem, integriranjem itd.).
Regulator je ključni dio sustava regulacije koji obrađuje signale iz mjernog člana i davača referentne veličine radi postizanja željenih izlaznih parametara.
9. **Izvršni član** je komponenta koja generira veličinu koja djeluje na objekt regulacije, često kroz pojačalo snage. Važno je napomenuti da je prijenos signala i prijenos energije kroz sustav dva različita procesa.

Prednosti regulacije su povećana stabilnost, točnost u stacionarnom režimu rada, široko područje koji odgovara na promjene izlazne veličine, smanjenje efekata nelinearnosti i poboljšanje dinamičkih karakteristika.

Ovisno o svojstvima referentne veličine, sustavi regulacije mogu se podijeliti na različite kategorije:

1. **Sustavi automatske stabilizacije:** referentna veličina je fiksna ili konstantna.
2. **Sustavi slijedne regulacije:** referentna veličina se mijenja prema nekom unaprijed nepoznatom zakonu.
3. **Sustavi programske regulacije:** referentna veličina varira prema unaprijed poznatom zakonu.

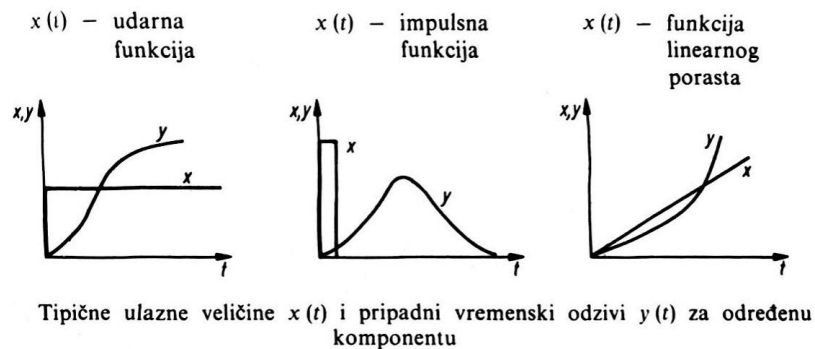
Prijenosna funkcija komponente ili sustava je omjer između izlazne $y(p)$ i ulazne $x(p)$ veličine u Laplaceovom domenu (L -području) pri nultim početnim uvjetima:

$$F(p) = \frac{y(p)}{x(p)}$$

U jednadžbi, $x(p)$ i $y(p)$ predstavljaju Laplaceove transformacije ulazne i izlazne vremenske funkcije, p je kompleksna frekvencija $p = a + j\omega$.

Odnos $\frac{y(p)}{x(p)}$ opisuje dinamičko ponašanje komponente ili sustava u domeni kompleksnih frekvencija.

Vremenski odziv je promjena izlazne veličine u vremenu kao odgovor na određenu promjenu ulazne veličine. Za pojednostavljenje analize sustava regulacije, koriste se standardne ulazne veličine koji su vidljive na slici 2.



Slika 2. Vremenski odziv pri različitim funkcijama

Izvor: Tehnički priručnik Rade Končar str.511

Prijelazna funkcija je definirana kao omjer između izlazne veličine i amplitude udarne funkcije.

Težinska funkcija je definirana kao omjer izlazne veličine i površine ispod impulsnog signala vrlo kratkog trajanja.

2.1.1. Regulacijski krug drugog reda

Kako je i prethodno spomenuto, PLL - (*Phase-Locked Loop*) je kontrolni sustav s povratnom vezom koji se obično modelira kao sustav drugog reda. Promjene u sustavu PLL-a mogu rezultirati oscilacijama i nadvišenjem izlaznog napona.

Regulacijski krug drugog reda je sustav koji sadrži dva skladišta energije koja međusobno razmjenjuju energiju. To može rezultirati mogućim oscilacijama u vremenskom odzivu te komponente na impulsnu, udarnu ili funkciju s linearnim porastom.

Prijenosna funkcija sustava drugog reda može se izraziti na dva načina:

$$F(p) = \frac{k\omega_n^2}{p^2 + 2\delta\omega_n p + \omega_n^2}$$

ili

$$F(p) = \frac{k}{p^2 T_o^2 + 2\delta T_o p + 1}$$

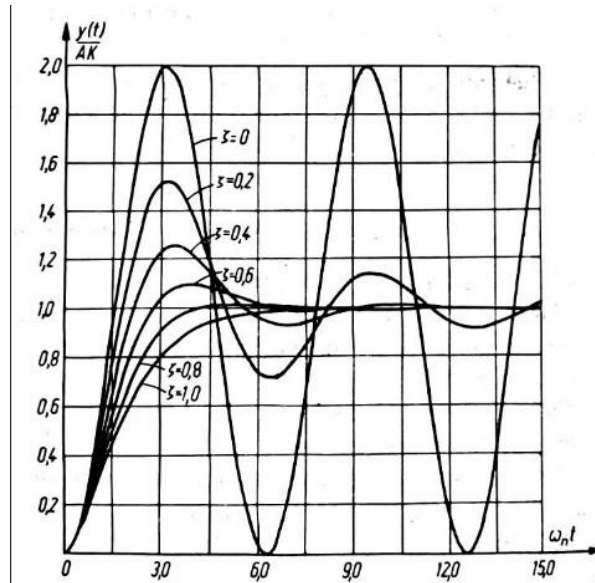
gdje je:

- k - koeficijent pojačanja,
- $\omega = \frac{1}{T_o}$ prirodna frekvencija,
- δ - faktor prigušenja.

Ako na ulaz sustava drugog reda primijenimo udarnu funkciju amplitude A , rezultat će biti vremenski odziv sustava.

$$y(t) = Ak - \frac{Ak}{\sqrt{1 - \delta^2}} e^{-\delta\omega t} \sin\left(\omega_n \sqrt{1 - \delta^2} t + \arctan \frac{\sqrt{1 - \delta^2}}{\delta}\right)$$

- Za faktor prigušenja $\delta > 1$, sustav će imati granični aperiodski odziv.
- Za $\delta = 1$, sustav će imati kritični aperiodski odziv.
- Za $\delta < 1$, sustav će imati oscilatorni odziv.
- Kada je $\delta = 0$, vremenski odziv sustava bit će neprigušena sinusoida.



Slika 3. Oscilacije sustava drugog reda ovisno o faktoru prigušenja

Izvor: Tehnički priručnik Rade Končar str.512

Na slici 3 je vidljivo da ovisno o faktoru prigušenja, sustav drugog reda može oscilirati više ili manje prema željenoj veličini. Ovaj princip vrijedi i za PLL (Phase-Locked Loop), gdje se sustav prilagođava referentnoj frekvenciji i fazi koju prati.

2.2. PRINCIP RADA FAZNO ZAKLJUČANE PETLJE

PLL petlja koja je vidljiva na slici 4 započinje s referentnim signalom poznate frekvencije. Ovaj signal može dolaziti iz kristalnog oscilatora, koji pruža vrlo stabilnu i preciznu frekvenciju, ili iz vanjskog izvora. Referentna frekvencija služi kao osnovna točka za sve daljnje radnje u PLL petlji

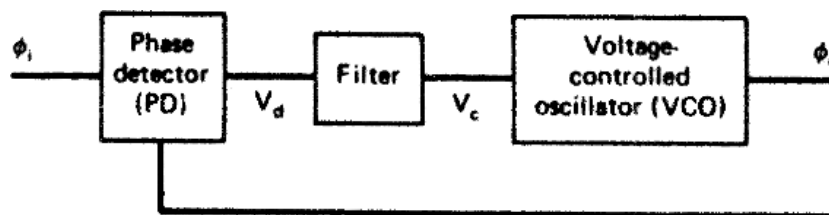
Fazni detektor uspoređuje fazu i frekvenciju referentnog signala s signalom koji dolazi iz izlaznog dijela petlje, poznatim kao VCO signal. Fazni detektor mjeri razliku između faza referentnog signala i signala iz VCO-a. Ova razlika se pretvara u korekcijski signal koji pokazuje koliko se VCO signal mora promijeniti kako bi se uskladio s referentnim signalom.

Na temelju informacije o faznoj razlici koju pruža fazni detektor, korekcijski signal se šalje u niskopropusni filter. Ovaj krug filtrira i obrađuje korekcijski signal kako bi se smanjio

šum i nestabilnosti. Rezultat je stabilan DC napon koji se koristi za kontrolu frekvencije VCO-a. Niskopropusni filter određuje dinamiku i brzinu reakcije PLL sistema.

Korekcijski signal iz niskopropusnog filtera koristi se za podešavanje frekvencije VCO-a. VCO je oscilator čija frekvencija izlaznog signala ovisi o primljenom naponu. Kada VCO primi korekcijski signal, njegova frekvencija se prilagođava kako bi se uskladio s referentnim signalom. VCO generira izlazni RF signal s frekvencijom koja se pokušava uskladiti s frekvencijom referentnog signala.

Izlazni signal iz VCO-a se vraća u fazni detektor. Ova povratna veza omogućuje kontinuirano praćenje i ažuriranje frekvencije VCO-a. Ako dođe do promjene u frekvenciji VCO-a, fazni detektor ponovno mjeri faznu razliku i šalje novi korekcijski signal kroz nadoknadni krug. Proces se ponavlja dok se frekvencija VCO-a ne uskladi s referentnim signalom, čime se postiže fazno zaključavanje i stabilan izlazni signal.



Slika 4. Block dijagram PLL-a

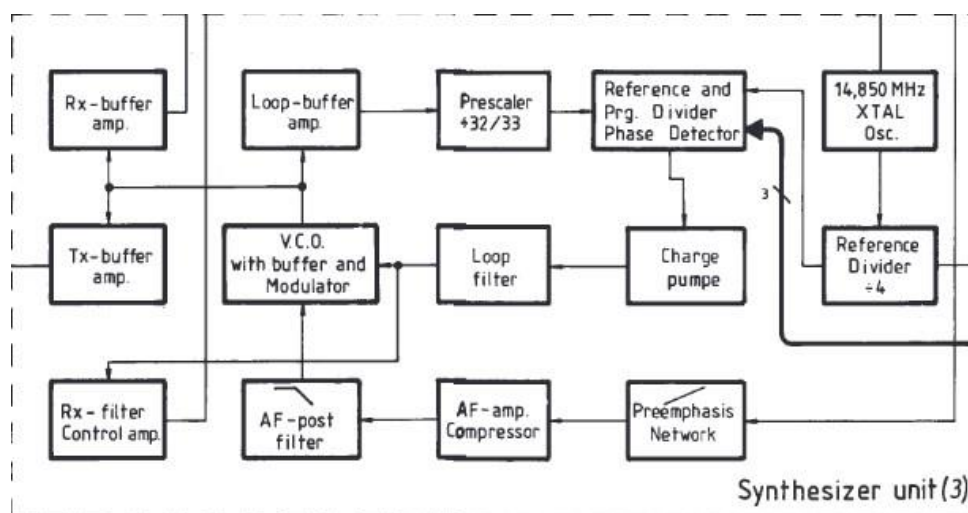
Izvor: Ulrich L. Rohde: „Digital PLL Frequency Synthesizers Theory and Design“ str.11

3. SINTETIZATOR FREKVENCIJE

3.1. UVOD

Sintetizator jest elektronički sklop ili uređaj koji s pomoću referentne frekvencije ima sposobnost generiranja niza frekvencija. Sintetizatori su prisutni u gotovo svim modernim radio uređajima kao što su radiotelefoni, WI-FI, televizori, mobilni telefoni, radio prijemnici, itd. Ovisno o sklopu u kojem se realizira usporedba frekvencija (detektor frekvencije ili detektor faze) razlikujemo petlju zaključanu frekvencijom FLL – (*Frequency-Locked Loop*) ili petlju zaključanu fazom PLL – (*Phase-Locked Loop*).

Izlazne frekvencije generirane od strane frekvencijskog sintetizatora značajno ovise o stabilnosti i točnosti referentnog ulaznog signala. Kako bi se to postiglo, koristi se kvarcni oscilatori koji generiraju stabilne i točne referentne frekvencije.



Slika 5. Block šema sintetizatora Sailor-a model RT2048

Izvor: Technical Manual Sailor RT2048 str.10

Na slici 5 prikazan je blok dijagram frekvencijskog sintetizatora modela RT2048 proizvođača Sailor, namijenjenog za radiotelefoniju u VHF (Very High Frequency) valnom području. Ovaj uređaj podržava frekvencije (od 154 MHz do 164 MHz) koje se koristi za VHF pomorske komunikacije.

3.2. KOMPONENTE SINTETIZATORA

Sintetizator koji će biti analiziran i opisan sastoji se od sljedećih komponenata:

- Oscilator s kristalnom kvarca
- Djelitelj referentne frekvencije
- Strujni pretvarač
- Niskopropusni filter
- Oscilator upravljan naponom uz buffer i modulator
- Buffer pojačalo
- Programibilni djelitelj frekvencije

3.2.1. Referentni oscilator

Predhodno je spomenuto da sintetizator frekvencije treba konstantan i stabilan iznos referentne frekvencije, za što se najčešće koristi oscilator sa kristalom kvarca.

Oscilator je elektronički sklop koji automatski generira periodične valove kao što su sinusni, pravokutni ili trokutasti valovi, koji ne zahtijeva vanjski izvor signala. Ova sposobnost generiranja valova omogućena je korištenjem pozitivne povratne veze I elementa za određivanje frekvencije oscilacija. Zahvaljujući ovoj sposobnosti, oscilator je ključan za proizvodnju stabilnih i točno periodičnih signala u raznim elektroničkim aplikacijama.

Postoje različite vrste oscilatora, a neki od najčešćih su:

1. **LC Oscilatori:** Koriste LC (induktivnost-kapacitivnost) rezonantne krugove za generiranje oscilacija. Primjeri uključuju LC tank krugove, kao što su LC rezonantna mreža i Colpitts ili Hartley oscilatori.
2. **Kristalni Oscilatori:** Koriste kristal kvarca za generiranje stabilnih oscilacija visoke preciznosti. Kristalni oscilatori su često korišteni u oscilatorima za generiranje frekvencija u radio komunikacijama, satovima i mikrokontrolerima.
3. **RC Oscilatori:** Koriste RC (rezistivnost-kapacitivnost) krugove za generiranje periodičnih valova. Primjeri uključuju astabilne multivibratore ili relaksacijske oscilatore.

4. **Oscilatori s tranzistorima:** Koriste tranzistore za stvaranje oscilacija. Primjeri uključuju Colpitts i Hartley oscilatore koji se temelje na bipolarnim ili poluvodičkim tranzistorima.
5. **Op-Amp Oscilatori:** Koriste operacijska pojačala u kombinaciji s RC ili LC komponentama za generiranje oscilacija. Primjeri uključuju astabilne multivibratore i Wien-Bridge oscilatore.

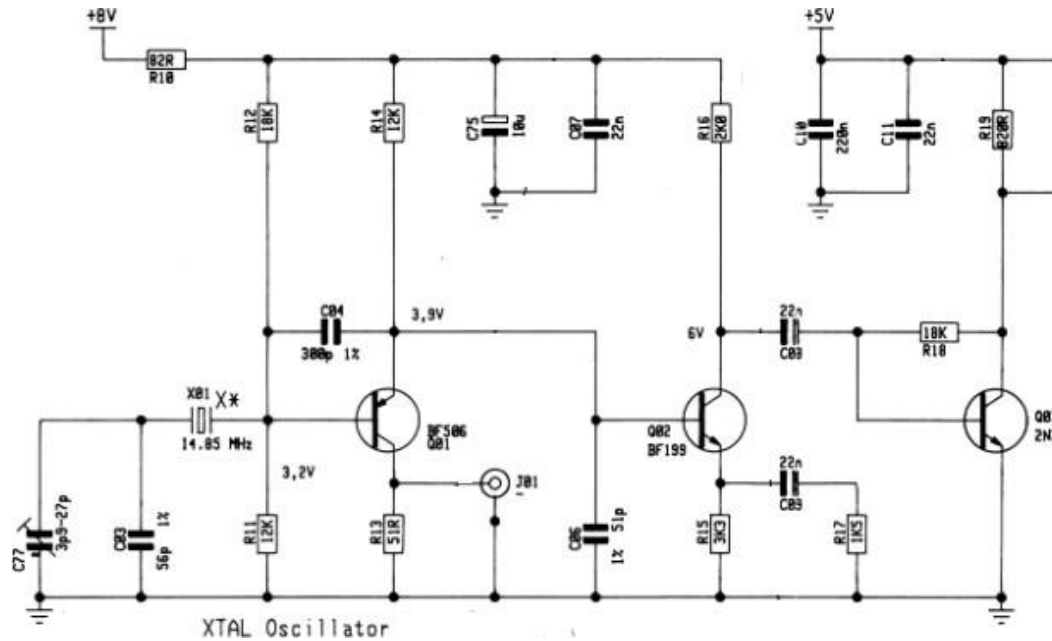
U ovom uređaju je korišten kristalni oscilator zbog velike stabilnosti frekvencije, jer VHF uređaj zahtijeva precizne frekvencije kako bi se osigurala točnost kanala, što omogućuje pouzdanu komunikaciju s drugim sudionicima.

Kristalni oscilator je vrsta oscilatora koji upotrebljava mehaničku rezonanciju piezoelektričnog materijala za generiranje električnog signala s točnom frekvencijom.

Pojačivački stupanj u elektronici je krug dizajniran za pojačanje električnih signala. On služi za povećanje amplitude signala na izlazu u odnosu na ulaz. Pojačavački stupanj koristi aktivni element kao što su tranzistori i operacijska pojačala.

Na slici 6 prikazan je tranzistorski Colpitts-ov oscilator napravljen s pomoću bipolarnog tranzistora PNP tipa (Q1) gdje kristal kvarca određuje frekvenciju oscilacija. S pomoću promjenjivog kondenzatora (C77) možemo fino podešavati frekvencije oscilatora.

Nakon generiranja sinusnog valnog oblika stabilne frekvencije od 14.850 MHz signal se vodi prema drugom mikseru i djelatlju frekvencije.



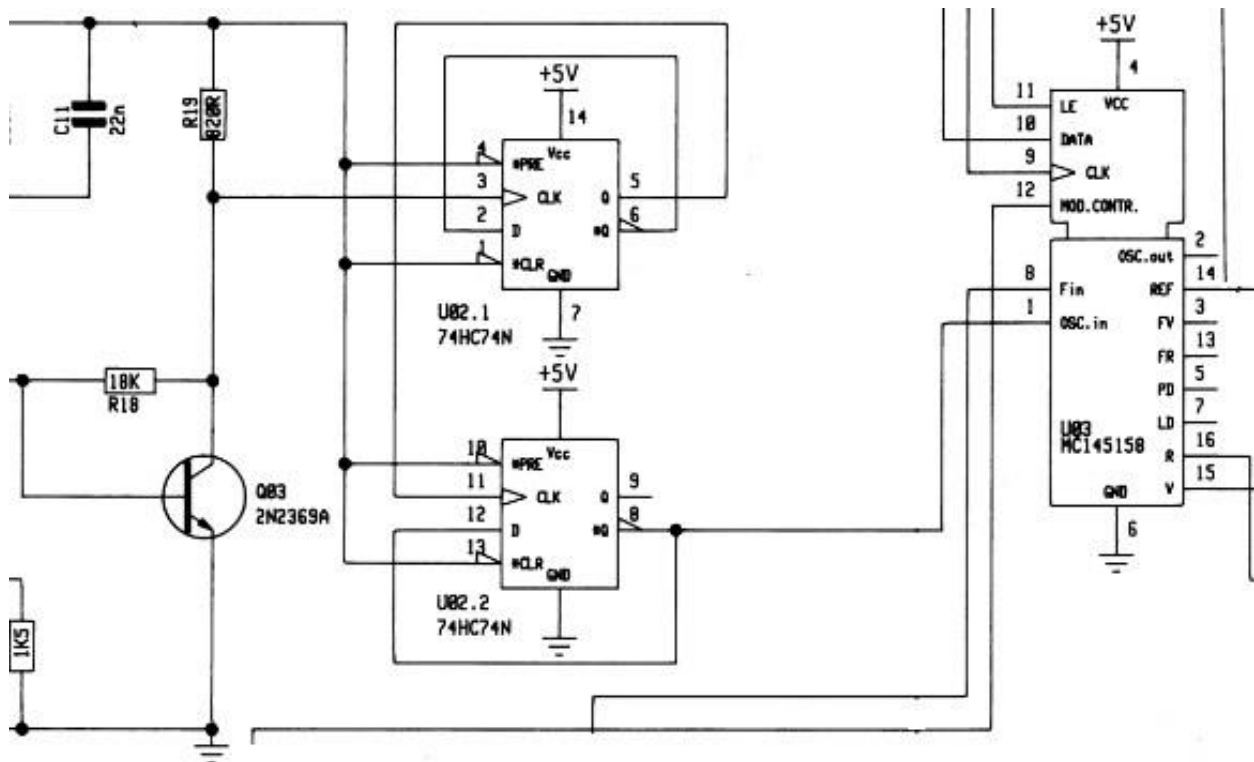
Slika 6. Lokalni oscilator

Izvor: Technical Manual Sailor RT2048 str.43

3.1.2. Djelitelj referentne frekvencije

Djelitelj frekvencije je elektronički krug koji smanjuje frekvenciju signala s visoke na nižu frekvenciju. Ovi krugovi, koji se često nazivaju frekvencijski djelitelji koriste se za prilagodbu frekvencijskog spektra signala u različitim elektroničkim uređajima. Pretvorba visoke frekvencije u nižu može biti korisna iz nekoliko razloga. Prvo, smanjenje frekvencije može omogućiti jednostavniji i jeftiniji dizajn krugova i pločica, jer niže frekvencije često zahtijevaju manje složene komponente i manji broj složenih sklopova. Drugo, ovakva pretvorba može pomoći u smanjenju elektromagnetskih smetnji i poboljšanju stabilnosti sustava, jer su niže frekvencije obično lakše filtrirati, pratiti– i kontrolirati.

Na slici 7 prikazan je se djelitelj frekvencije napravljen pomoću integriranog kruga (74HC74N) koji se sastoji od dva bistabila (D bistabila) i djeli frekvenciju 14.850 MHz stvorenu u oscilatoru s 4, čime se dobiva pravokutni signal frekvencije 3.7125 MHz. Ova frekvencija koristi se kao 'signal clock' za kontrolnu jedinicu pomoću koji se kontrolira rad cijelog uređaja.



Slika 7. Djelitelj referentne frekvencije

Izvor: Technical Manual Sailor RT2048 str.43

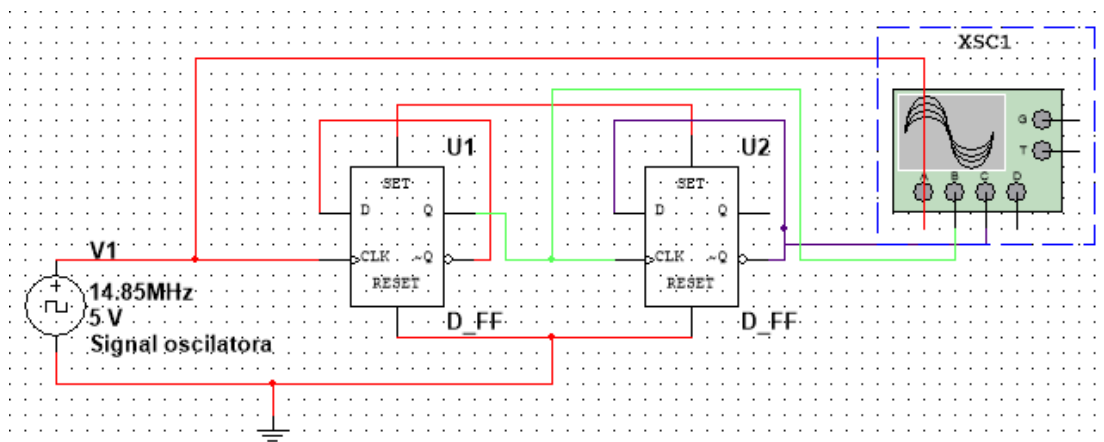
Bistabil je sekvencijalni sklop ili privremena digitalna memorija za pohranu jednog bita podataka. Ovaj krug ima samo dva osnovna stanja 0 ili 1 (*low i high*).

Postoji nekoliko vrsta bistabila, možemo ih podijeliti na:

- D-bistabil
- JK-bistabil
- RS- bistabil
- T- bistabil

D- bistabil je sekvencijalni sklop koji se istovremeno koristi kao element za kašnjenje gdje se informacija s ulaza produžava za jedan vremenski interval. Uz pomoc računalnog

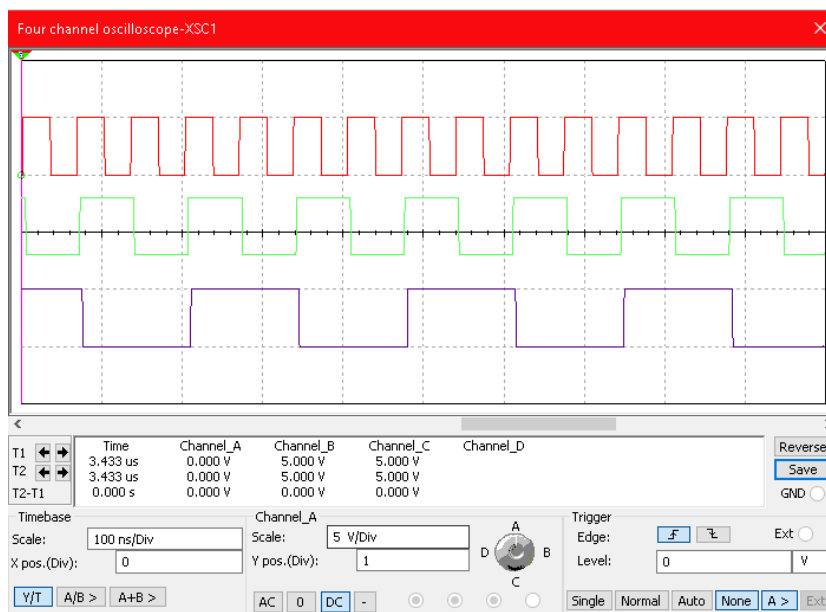
programa za simulacije elektroničkih sklopova Multisim, analizira je rad djelitelja frekvencije napravljen od dva D bistabila. Na slici 8 prikazan je simulacijski model djelitelja frekvencije izrađen u programu Multisim.



Slika 8. Simulacijski model djelitelja frekvencije pomoću D bistabila

Izvor: Izradio student pomoću softverskog programa Multisim 12.0

Rezultati provedene analize prikazani su na slici 9. Kao ulazni signal korišten je pravokutni valni oblik frekvencije 14.85 MHz, što je prikazano crvenom bojom. Zeleni signal predstavlja izlaz iz prvog bistabila (postignuto djeljenje s 2), dok ljubičasti signal prikazuje izlaz iz drugog bistabila (postignuto djeljenje s 4).



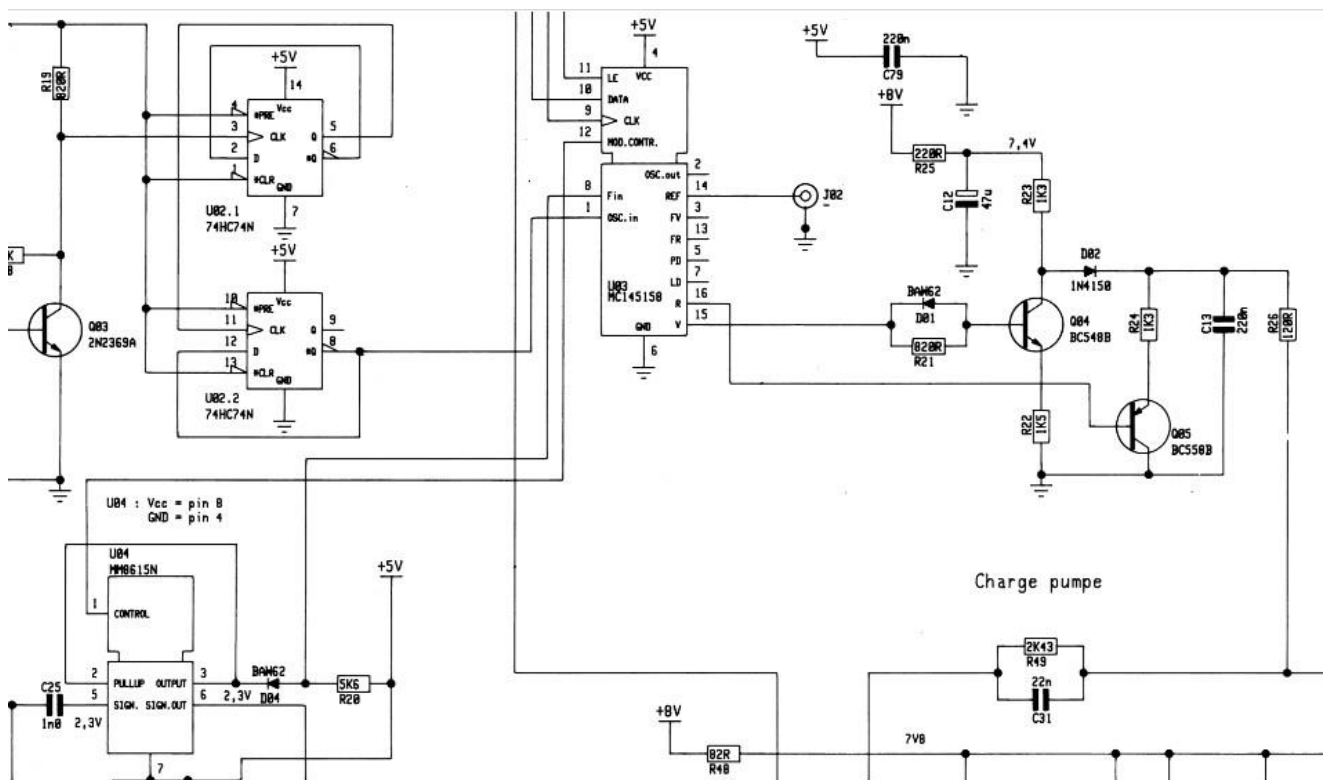
Slika 9. Prikaz rezultata simulacije

Izvor: Izradio student pomoću softverskog programa Multisim 12.0

3.1.3. Strujni pretvarač

Strujni pretvarač je elektronički sklop koji ima ključnu ulogu u pretvorbi naponskog signala u strujni impuls. Ovaj proces pretvorbe je bitan jer omogućuje da se signali lakše obrađuju i kontroliraju u kasnijim fazama obrade unutar sklopova kao što su filtri i pojačala. Strujni impulsi koje generira pretvarač osiguravaju preciznu i učinkovitu manipulaciju signala, što je posebno važno u aplikacijama gdje je potrebna visoka točnost i stabilnost signala. Na primjer, u sklopovima s niskopropusnim filtrima, strujni pretvarač omogućuje precizno upravljanje filtriranjem frekvencija, dok u pojačalima omogućuje kontrolu jačine signala, osiguravajući tako optimalne performanse cijelog sustava.

Pogledajmo sliku 9 kako bismo bolje razumjeli rad strujnog pretvarača:



Slika 10. Strujni pretvarač

Izvor: Technical Manual Sailor RT2048 str.43

Ovaj strujni pretvarač funkcionira u dva stanja:

1. **Negativna razlika signala:** Kada je izlazni signal djelitelja manji od referentnog signala, dolazi do negativne fazne razlike. U tom slučaju, na pinu 16 pojavljuje se negativan naponski impuls. Taj impuls aktivira PNP tranzistor (Q5), što uzrokuje pojavu negativnog strujnog impulsa koji se šalje prema niskopropusnom filtru. Ovaj strujni impuls omogućuje filtru da prilagodi signal u skladu s ovom negativnom faznom razlikom.
2. **Pozitivna razlika signala:** Kada je izlazni signal djelitelja veći od referentnog signala, dolazi do pozitivne fazne razlike. Tada se na pinu 15 pojavljuje pozitivan naponski impuls koji aktivira NPN tranzistor (Q4). To stvara pozitivan strujni impuls koji se također usmjerava prema niskopropusnom filtru, omogućujući filtru prilagodbu signala u skladu s ovom pozitivnom faznom razlikom.

3.1.4. Niskopropusni filter

Niskopropusni filter je električna mreža koja prigušuje signale čija frekvencija je veća od granične frekvencije. U elektronici niskopropusni filter možemo njih podijeliti na dva načina:

- **Induktivni niskopropusni filter:** Koristi induktore (koilove) i kondenzatore za postizanje željenog učinka. Induktori omogućuju prolaz niskih frekvencija i blokiraju visoke, dok kondenzatori djeluju suprotno.
- **Kapacitivni niskopropusni filter:** Koristi kondenzatore kao glavne komponente za filtriranje. U ovom slučaju, kondenzatori pomažu u propuštanju niskih frekvencija i blokiranju viših.

Istovremeno se može podijeliti prema izvedbi:

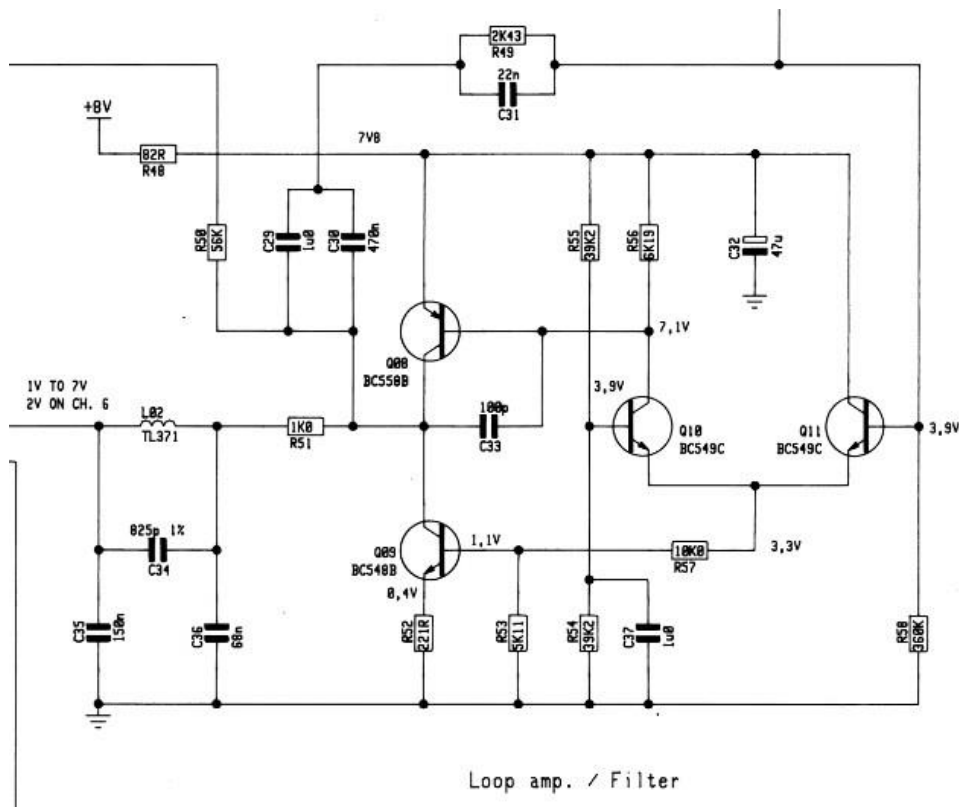
- **Analogni**
 - **Pasivni:** Ovi filtri koriste samo pasivne komponente, poput otpornika, kondenzatora i induktora. Ne koriste aktivne komponente kao što su tranzistori ili operacijski pojačivači. Pasivni niskopropusni filtri su jednostavni i često jeftini, ali mogu imati ograničene performanse.

- **Aktivni:** Ovi filtri uključuju aktivne komponente poput tranzistora ili operacijskih pojačivača, zajedno s pasivnim komponentama. Aktivni filtri mogu pružiti bolju kontrolu nad karakteristikama filtra i često nude bolje performanse u usporedbi s pasivnim filtrima.

- **Digitalni**

- **FIR filtri:** Ovi filtri koriste konačan broj koeficijenata za obradu signala i imaju stabilnu frekvencijsku karakteristiku. Idealni su za preciznu obradu signala jer ne uzrokuju fazne pomake.
- **IIR filtri:** Ovi filtri koriste beskonačan broj koeficijenata i mogu imati povratne petlje u svojoj strukturi. IIR filtri su često učinkovitiji u pogledu resursa, ali mogu imati složenije fazne karakteristike.

Strujni signali koji dođu iz strujnog pretvarača prolaze kroz niskopropusni filter prvog ili drugog reda da bi dobili istosmjernu napon. Drugim riječima, iz generiranog impulsnog strujnog signala dobiva se istosmjerni iznos napona koji se zatim koristi za podešavanje frekvencije VCO oscilatora.



Slika 11. Niskopropusni filter

Izvor: Technical Manual Sailor RT2048 str.43

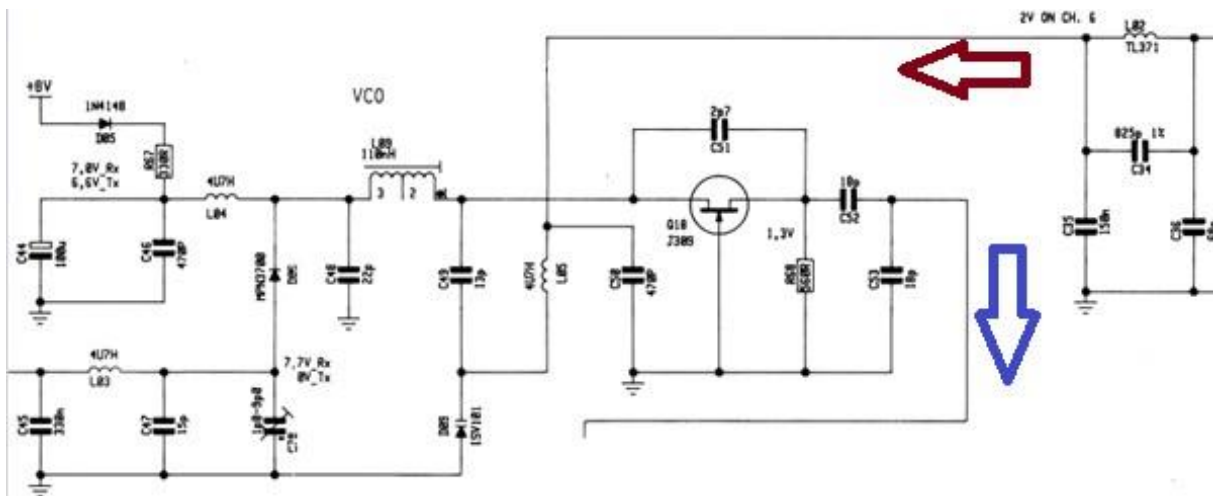
Na slici 11 vidljivo je i diferencijalno pojačalo s povratnom vezom koje se sastoji od tranzistora Q10 i Q11 s povratnom vezom izvedenom pomoću elemenata C29, C30, R49 i C31. Diferencijalno pojačalo se koristi kako bi se što manje opteretio strujni krug i jako dobro potiskuje signale elektromagnetskih smetnji koji potječu iz okoline ili samog uređaja. Q8 i Q9 formiraju 'Push Pull' pojačalo koje služi kao pojačivački stupanj.

Ulazna struja strujnog pretvarača ulazi na diferencijalno pojačalo preko Q11 a na Q10 ulazi stalan iznos napona. Izlazni signal diferencijalnog pojačala izlazi preko kolektora Q10 i ide prema Q08 a drugi dio izlazi preko emitera od oba tranzistora i ide prema Q09.

Nakon pojačanja signal prolazi kroz niskopropusni filter izveden pomoću elemenata L02, C34, C35 i C36. Filter omogućuje učinkovito filtriranje neželjenih frekvencijskih komponenti, čime se dobiva samo istosmjerni napon koji se dovodi na ulaz VCO oscilatora.

3.1.5. Oscilator upravljan naponom

Oscilator upravljan naponom je krug koji generira periodični sinusni valni oblik čija frekvencija je ovisna o naponu dovedenom na kontrolni ulaz oscilatora. Istovremeno je taj krug poznat kao pretvarač V/F ili kao pretvarač napona u frekvenciju.



Slika 12. Oscilator upravljan s naponom

Izvor: Technical Manual Sailor RT2048 str.43

Na slici 12 prikazan je oscilator upravljan naponom, koji prima naponski signal iz filtera označenog crvenom strelicom. Ključni elektronički element ovog kruga je D09 (varikap dioda), koja ima sposobnost kontrolirane promjene kapaciteta ovisno o dovedenom naponu.

Promjenom napona mijenjamo njezin kapacitet, što direktno utječe na rezonantni krug u Rx ili Tx modu.

Ako se želi uspostaviti razgovor, korisnik pomoću tipkala odabire način rada, bilo emitiranje ili prijem signala (Tx/Rx mod), pri čemu se automatski mijenja rezonantni krug. Kada se odabere Tx-mod, aktivira se krug sastavljen od L03, C47, D09 i C78 (gdje C78 služi za fino podešavanje frekvencije osciliranja). Kada se tipkalo otpusti, prelazi se u Rx-mod, pri čemu se D6 nepropusno polarizira, a tada rezonantni krug čine elementi C49, D09, L09 i C48.

Izlazni signal oscilatora upravljanog naponom, koji je označen plavom strelicom, potrebno je dodatno pojačati, što se postiže pojačivačkim stupnjem s povratnom vezom, u kojem ključnu ulogu ima tranzistor Q18. Kondenzator C52 uklanja istosmjernu komponentu koja se generira na Q18 dok signal prolazi kroz njega.

Izlazni signal iz VCO-a ide direktno na odvojno pojačalo.

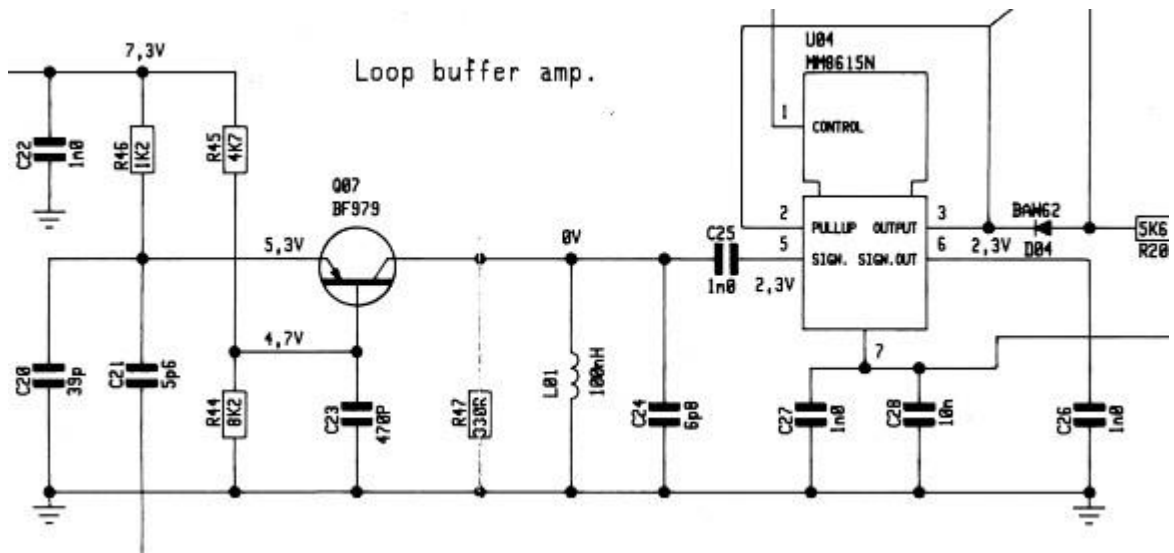
3.1.6. Odvojno pojačalo

Odvojno pojačalo (*buffer amplifier*) je elektronički krug koji služi za prilagođavanje ulazne i izlazne impedancije između različitih krugova kako bi se spriječili poremećaji u radu između njih. Idealno odvojno pojačalo ima pojačanje jednako jedan, s beskonačnom ulaznom impedancijom i izlaznom impedancijom nula.

Odvojna pojačala ovisno o potrebnim veličinama, mogu se podijeliti na strujno i naponsko odvojno pojačalo.

Nadalje, ovisno o izvedbi, dijele se na tranzistorska odvojna pojačala i odvojna pojačala izvedena pomoću operacijskih pojačala.

Odvojno pojačalo izvedeno uz pomoć PNP tranzistora Q07 prikazano je na slici 13. Izlazni signal VCO-a ide prema emiteru i izlazi preko kolektora. Odvojno pojačalo pomaže izolirati dva dijela koji su dvije različite tehnologije (analogna i digitalna) kako ne bi došlo do poremećaja rada. Izlazni signal VCO-a se dovoljno pojačava i istovremeno filtrira preko širokopojasnog filtera s niskim Q faktorom uz pomoć R47, L01 i C24 kako bi se moglo izvesti potrebno djeljenje frekvencije u slijedećim sklopovima bez vanjskih smetnja.



Slika 13. Odvojno pojačalo

Izvor: Technical Manual Sailor RT2048 str.43

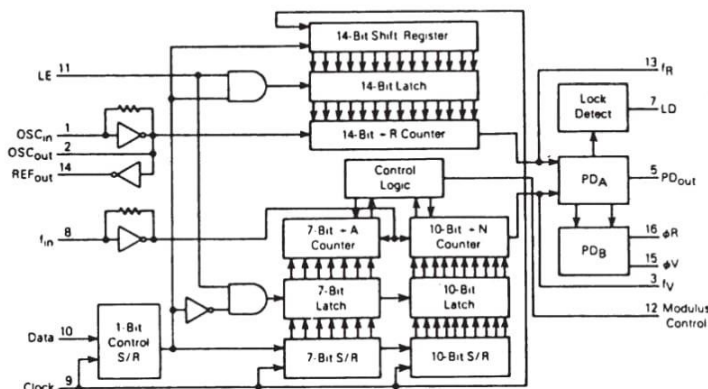
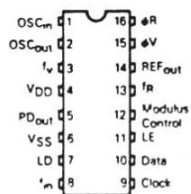
3.1.7. Djeljenje izlazne frekvencije

Programibilni djelitelj je integrirani krug koji signal visoke frekvencije pretvara u nisku pomoću dijeljenja s cjelobrojnom vrijednošću (*Integer*). Funkcija dijeljenja je izvedena u dva koraka uz pomoć sklopa 'prescaler 32/33' i programibilnog djelitelja.

'Prescaler' uvodi ravnotežu između frekvencija izlaznog signala VCO-a i frekvencije usporedbe faznog detektora. Kako bi se osiguralo dijeljenje sa potrebnim velikim iznosom, izlaznu frekvenciju potrebno je određeni broj puta s brojem 32 i određeni broj buta s brojem 33. Kontrola dijeljenja osigurana je s integriranim krugom MC145158.

MC14518 je integrirani krug koji se koristi kao programibilni brojač i djelitelj u digitalnim sustavima prikazan je na slici 14.

MC145158



Slika 14. MC145158

Izvor: Technical Manual Sailor RT2048 str.29

Integriranim krugom MC145158 sastoji se od:

- *14-Bit Shift Register* - "14-bitni posmačni registar"
- *14-Bit Latch*. Latch je vrsta digitalnog elektroničkog sklopa koji zadržava podatke dok ne dođe do određenog signala za ažuriranje.
- *14-Bit R Counter* "14-bitni R brojač". Brojač je digitalni sklop koji broji impulsne signale i pohranjuje rezultat u binarnom obliku. "R" obično označava tip brojača ili njegovu svrhu, na primjer, "R" može označavati "reset" ili "ripple" u kontekstu brojača.
- *Control Logic* "Kontrolna jedinica". To je sklop u digitalnim sustavima koji upravlja aktivnostima ostalih dijelova sklopa na temelju ulaznih podataka ili signala. Ova kontrolna logika određuje koje operacije treba izvesti i kada, na temelju zadanih uvjeta i pravila.
- *PDA-Programmable Divider Array* "Programabilno polje djeljenja".
- *PDB-Programmable Delay Block* "Programabilni blok kašnjenja). PDB se koristi za generiranje točno određenih kašnjenja u digitalnim sklopovima. Može se koristiti, na primjer, za sinkronizaciju signala ili za postizanje određenih vremenskih karakteristika u digitalnim sustavima.

- *Lock detect*- detekcija zaključavanja je funkcija ili sklop u elektronici koji detektira kada se sustav ili uređaj uspješno sinkronizira ili zaključa na vanjski signal ili referentni signal. U kontekstu komunikacijskih sustava, to se često koristi za praćenje stabilnosti i kvalitete signala, posebno u sustavima poput PLL-a (*Phase-Locked Loop*). Detekcija zaključavanja obično generira signal ili statusnu informaciju koja se koristi za daljnje upravljanje ili nadzor sustava.
- *Modulus Control*- Kontrola koraka djeljenja omogućuje prilagodbu rada brojača prema potrebama aplikacije.

Djeljenje se provodi različito ovisno o tome da li je aktivan predajni ili prijemni mod.

Predajni mod:

Prepostavimo da je aktivan predajni mod i odabran kanal 6 (frekvencija 156.3 MHz). Prescaler mora dijeliti dok ne uspije dobiti frekvenciju 12.5 KHz što je definirano kao referentna frekvencija. Da bi se postigao željeni iznos, MC14518 preko '*Modulus Control*' izlaza upravlja s '*prescaler 32/33*' sklopom i dijeli VCO signal 24 puta sa 33 i 366 puta sa 32. Koraci djeljenja unaprijed su određeni za svaki kanal koji se koristi i pohranjeni su u memoriji mikroprocesorskog modula koji upravlja radom uređaja.

Nakon obavljenog djeljenja, MC14518 uspoređuje fazu dobivenog signala s referentnim signalom uz pomoć detektora faze. Ako postoji negativna razlika, na pinu 16 MC14518 pojavi se negativni naponski impuls koji ide na PNP tranzistor Q5 koji tjera negativni strujni impuls prema niskopropusnom filteru. No ako postoji pozitivna razlika, na pin 15 pojavi se pozitivni naponski impuls koji ide na NPN tranzistor Q4 koji tjera pozitivni iznos struje prema niskopropusnom filteru. Na slici 13 vidimo međusobno povezivanje prescalera, dijelitelja i MC14518.

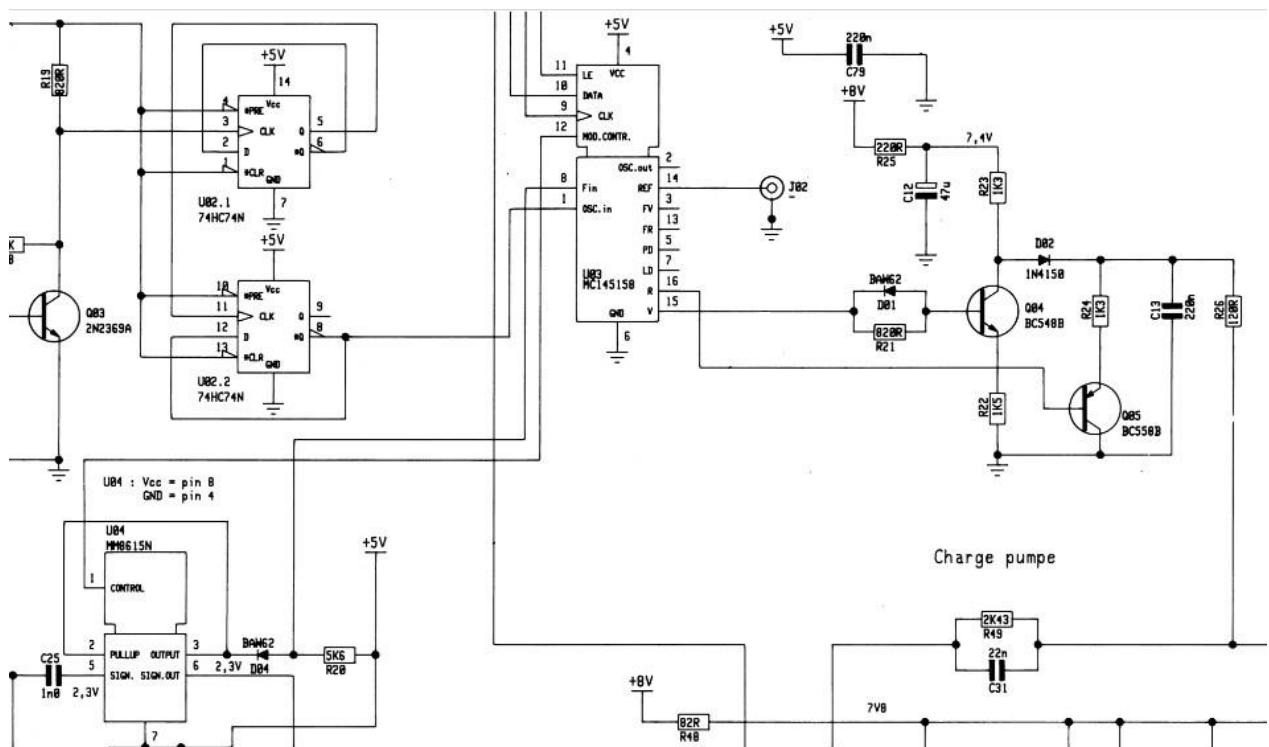
Prijemni mod:

Prepostavimo da smo u prijemnom modu i odabrali smo kanal 6 koji zahtijeva 156.3 Mhz, zbog korištenja miksera u prijemniku, frekvencija koja je potrebna od VCO-a je 141 MHz. Prescaler mora dijeliti dok ne uspije dobiti 12.5 KHz. MC14518 upravlja preko '*Modulus Control*' izlaza s '*prescaler*' sklopom i dijeli VCO signal 336 puta sa 33 i 6 puta sa 32 (unaprijed definirani iznosi pohranjeni u memoriji koji ovise o odabranom kanalu).

Kao i u predajnom modu, usporedba faza dobivenog signala s referentnim signalom ponovno se obavlja unutar integriranog kruga MC14518 uz pomoć detektora faze. Ako postoji

negativna razlika, na pin 16 MC14518 pojavi se negativni naponski impuls koji ide na PNP tranzistor Q5 koji tjera negativni strujni impuls prema niskopropusnom filteru. No ako postoji pozitivna razlika, na pin 15 pojavi se pozitivni naponski impuls koji ide na NPN tranzistor Q4 koji tjera pozitivni iznos struje prema niskopropusnom filteru.

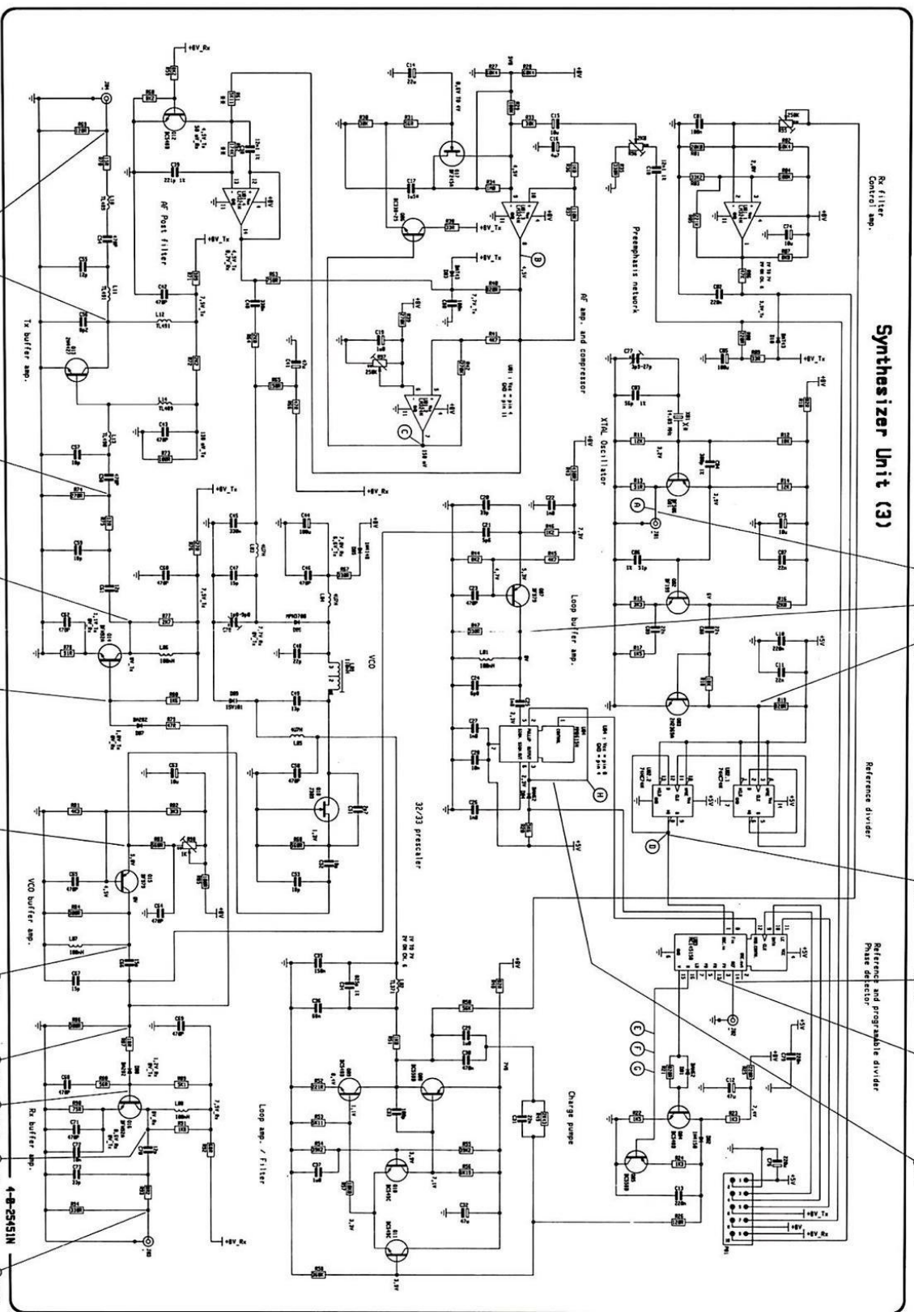
Strujni signal se prolaskom kroz filter prilagodi i pretvori u naponski signal koji će upravljati VCO. I tako se cijeli proces ponavlja beskonačno.



Slika 15. Prescaler i programibilni djeliteľ

Izvor: Technical Manual Sailor RT2048 str.43

Na slici 16 prikazana je cjelovita shema PLL sintetizatora frekvencije koji se koristi u VHF radiotelefonskom primopredajniku SAILOR RT2048.



▲ APPROX. MEASUREMENTS WITH TEST PROBE
 ○ APPROX. MEASUREMENTS WITH VOLTMETER
 This diagram is valid for PCB rev. 25451H

Slika 16. Šematski prikaz PLL sintetizatora frekvencije

Izvor: Technical Manual Sailor RT2048 str.43

Kada se detaljno prouče sve komponente, postaje jasno da sintetizator frekvencije za VHF pomorske komunikacije zahtijeva iznimno napredan i složen sklop. Ovaj sklop nije samo tehnički zahtjevan, već i izazovan za postizanje pravilnog funkcioniranja. Potrebno je duboko tehničko znanje kako bi se uspješno konstruirao i održavao.

Za moderne uređaje, zbog potrebnog visokog stupnja integracije elemenata i složenosti u svrhu smanjivanja veličine uređaja, kao i zbog cijene i jednostavnosti izrade i izvedbe, koriste se gotovi oscilatori i sintetizatori u obliku integriranih krugova.

Poznate tvrtke koje proizvode takve komponente uključuju Analog Devices, Texas Instruments, Microchip Technology i Maxim Integrated. Za potrebe rada odabrana je tvrtka Analog Devices jer ona nudi besplatan program za simulaciju i prikaz krugova..

Pomoću programa, koji samostalno izračunava i dizajnira cijeli sklop, proces dizajniranja postaje značajno lakši. Ovaj alat preuzima kompleksne zadatke umjesto nas, skraćujući potrebno vrijeme i omogućujući efikasniju izradu ovako složenih krugova.

4. SOFTVER ADIsimPLL

ADIsimPLL je programski alat od Analog Devices koji služi za projektiranje i simulaciju PLL koji se mogu izraditi pomoću integriranih krugova kompanije *Analog Devices*. Programski alat je u potrebi od 2002.godine i kontinuirano se unapređuje.

Na početku programa korisnik unosi željene frekvencije koje su minimalna frekvencija, maksimalna frekvencija i referentna frekvencija za detekciju faznog pomaka.

Prethodno je rečeno da je za potrebe VHF pomorske komunikacije neophodno generirati niz frekvencija između 154 MHz i 164 MHz, naravno ovisno o tome radi li se o simplex modu (od 154,40 MHz do 159,15 MHz) ili semi-duplex modu (od 159,00 MHz do 163,75 MHz).

Na slici 17 je prikazano kako se unose ovi parametri za generiranje željenog sintetizatora.

Output Frequency Requirements

Specify the Output Frequency requirements for your PLL synthesizer

Minimum Frequency 154MHz

Maximum Frequency 164MHz

Phase Detector Freq 25.0kHz

Channel Spacing equals the Phase Detector Frequency for Integer-N PLL's unless an external prescaler is used.

Use an External Prescaler

If you have a given reference frequency that you must use then check the box below and enter the frequency. Otherwise the reference frequency can be selected later.

Use Reference Frequency of: 14.85MHz

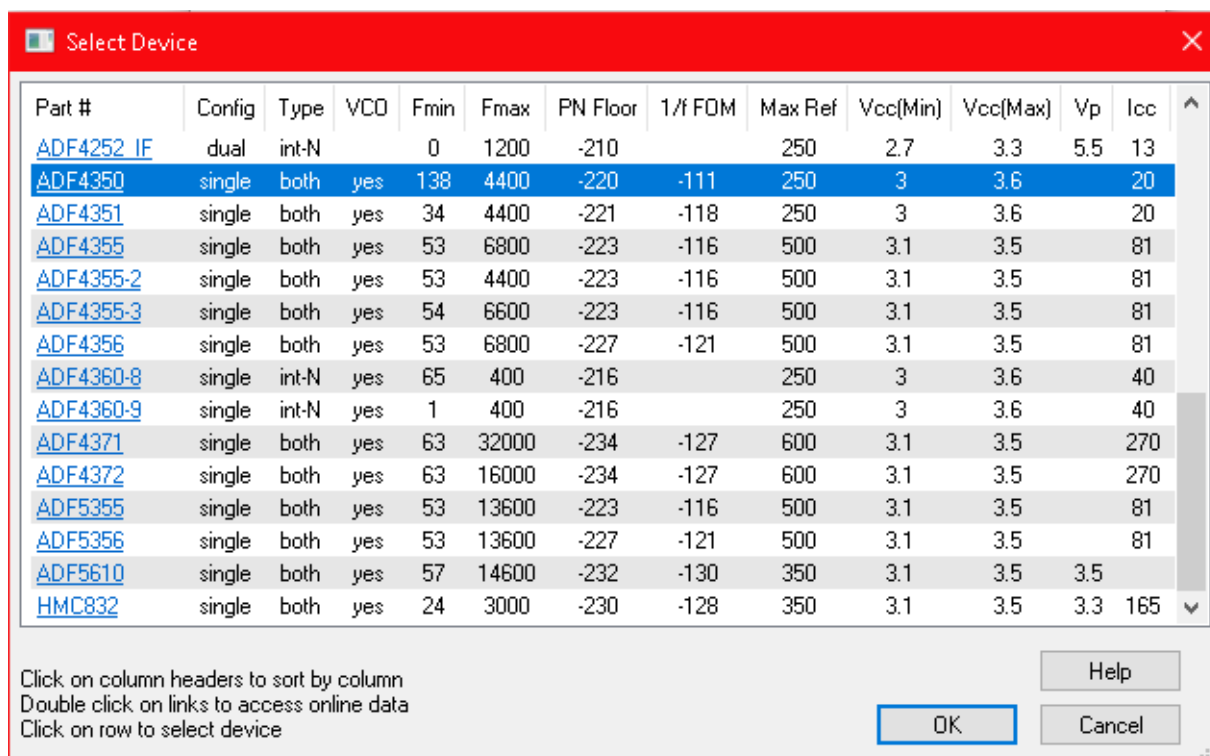
All frequencies are entered in Hz. To enter 10MHz simply type "10M" or "10e6", to enter 22.5kHz type "22.5k" or "22.5e3" and so on.

< Natrag Dalje > Odustani Pomoć

Slika 17. Unos podataka

Izvor: Izradio student pomoću softverskog programa ADIsimPLL

Nakon unosa tih parametara, program prikazuje niz krugova koji odgovaraju tim specifikacijama, te nudi minimalnu i maksimalnu vrijednost napajanja, maksimalnu frekvenciju koju mogu generirati, tehnologiju, itd. Korisnik može odabrati odgovarajući integrirani krug, što je vidljivo na slici 18.



Slika 18. Odabir PLL sintetizatora

Izvor: Izradio student pomoću softverskog programa ADIsimPLL

Kao primjer za analizu je odabran integrirani krug ADF4350 koji proizvodi tvrtka *Analog Devices*. ADF4350 je napredni frekvencijski sintesajzer specijaliziran za generiranje širokog raspona frekvencija s visokom preciznošću i stabilnošću. Ovdje su detaljnije karakteristike i mogućnosti ovog sklopa:

- **Frekvencijski raspon:** ADF4350 pokriva frekvencije u rasponu od 35 MHz do 4.4 GHz. Ovaj široki raspon omogućuje njegovo korištenje u različitim aplikacijama, uključujući bežične komunikacije, radarske sustave i RF (radio frekvencijske) testove.
- **Rezolucija frekvencije:** Sintesajzer omogućuje promjenu frekvencije s visokom preciznošću, s rezolucijom od 1 Hz. To omogućuje vrlo precizno podešavanje i kontrolu frekvencije.
- **Izlazna snaga:** ADF4350 može generirati izlaznu snagu do 10 dBm. Ova razina snage je pogodna za mnoge RF aplikacije, ali može zahtijevati dodatna pojačala za specifične potrebe.

- **Programabilnost:** Uređaj se može programirati putem SPI (*Serial Peripheral Interface*) komunikacije. To omogućuje jednostavno i fleksibilno podešavanje frekvencije i drugih parametara putem digitalnih signala.
- **Niski fazni šum:** ADF4350 nudi nisku fazni šum, što znači da proizvodi vrlo stabilan signal s minimalnim faznim šumom. Ovo je ključno za primjene koje zahtijevaju visoku kvalitetu signala i precizno mjerenje.
- **Višekanalna sposobnost:** Sintetizator može raditi s do četiri kanala, što omogućuje simultano generiranje više frekvencija ili korištenje u složenim sustavima gdje su potrebni različiti frekvencijski izvori.
- **Faza i frekvencija:** ADF4350 koristi fazni detektor i kontrolu za precizno usklađivanje frekvencija. Ova sposobnost omogućuje njegovu upotrebu u aplikacijama koje zahtijevaju precizno usklađivanje signala i niski fazni šum.

Na slici 19 prikazan je blok dijagram ADF4350 koji se sastoji od:

1. Ulazni signali:

- **REFin:** Referentni ulazni signal.
- **CLK i DATA:** Ulazi za serijsku komunikaciju.
- **LE:** Latch Enable signal za učitavanje podataka.

2. Kombiniranje frekvencija:

- **×2 Doubler:** Udvostručuje referentnu frekvenciju.
- **÷2 Divider:** Djelitelj frekvencije koji dijeli frekvenciju napola.
- **R Counter:** Brojač povezan s referentnim signalom.

3. Niz registara:

- **Data Register:** Sprema podatke koji se šalju kroz serijski sučelje.
- **Function Latch:** Aktivira određene funkcije unutar čipa na temelju podataka.

4. PLL petlja (Fazno zaključana petlja):

- **N Counter:** Glavni brojač koji uključuje integer (cijeli broj), fractional (frakcijski) i modulus (modulacijski) registar. Sadrži i trećeg reda frakcijski interpolator.
- **Phase Comparator:** Uspoređuje fazu povratnog signala s referentnim signalom.

- **Charge Pump:** Pumpa napona koja upravlja VCO-om na temelju izlaza faznog komparatora.

5. VCO (Oscilator upravljan naponom):

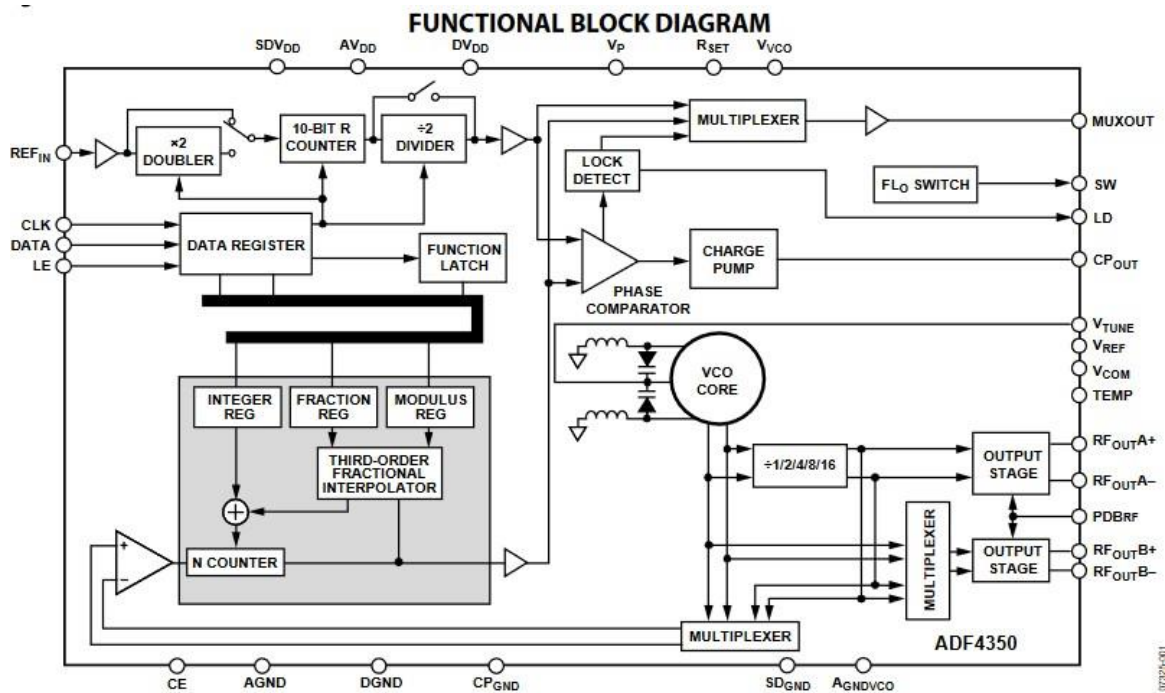
- **VCO Core:** Jezgra oscilatora upravljanog naponom, koja generira različite frekvencije.
- **Multiplexer:** Omogućuje odabir izlaza iz VCO-a.

6. Izlazni dio:

- **Output Stage:** Završni izlazni signal, koji se može dovesti na različite izlaze, poput RF_OUTA i RF_OUTB.

7. Pomoćne funkcije:

- **Lock Detect:** Detekcija zaključavanja frekvencije.
- **MUXOUT:** Višestruki izlaz koji može prikazivati različite signale iz unutarnjeg sustava.



Slika 19. Block dijagram ADF4350

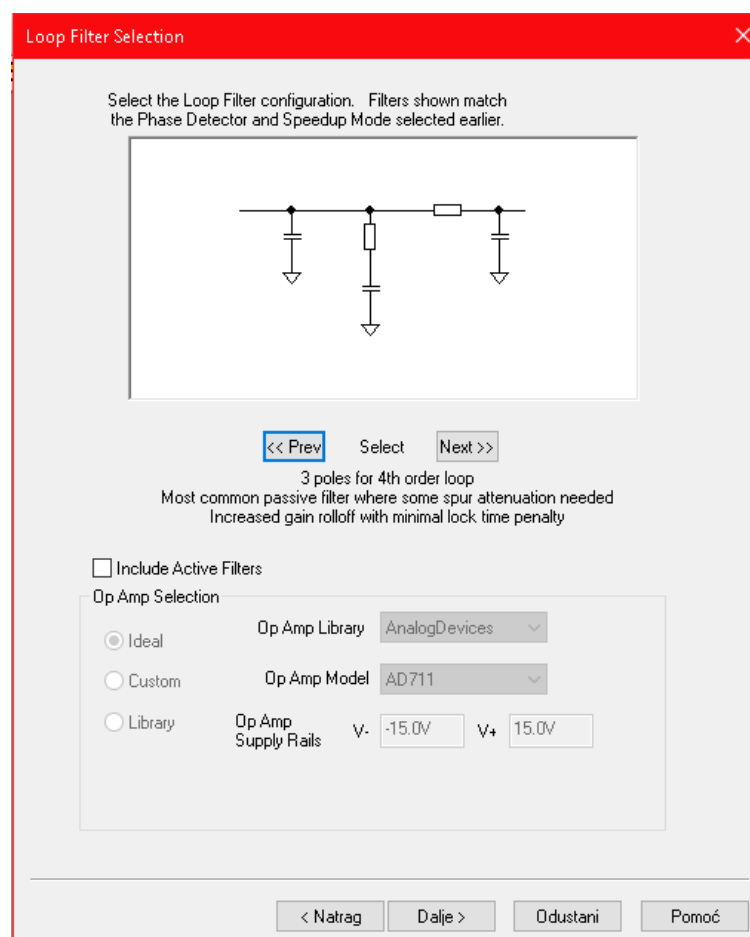
Izvor: ADF4350 Data Sheet

<https://www.analog.com/media/en/technical-documentation/data-sheets/ADF4350.pdf>

Nakon odabira odgovarajućeg integriranog kruga, slijedeći korak je odabir niskopropusnog filtra. Niskopropusni filter jest sklop koji prigušuje signale čija je frekvencija veća od granične frekvencije. U sintetizatoru, njegova uloga je pretvoriti istosmjernu struju u napon koji će podešavati VCO oscilator.

Program nudi izračun niskopropusnog filtra od trećeg do petog reda. Što je red filtra veći, to će dobivena istosmjerna komponenta biti preciznija. Moguće opcije su filter trećeg reda, filter četvrtog reda i filter petog reda. Svaki od tih sklopova ima određene prednosti i nedostatke, a biraju se ovisno o potrebama.

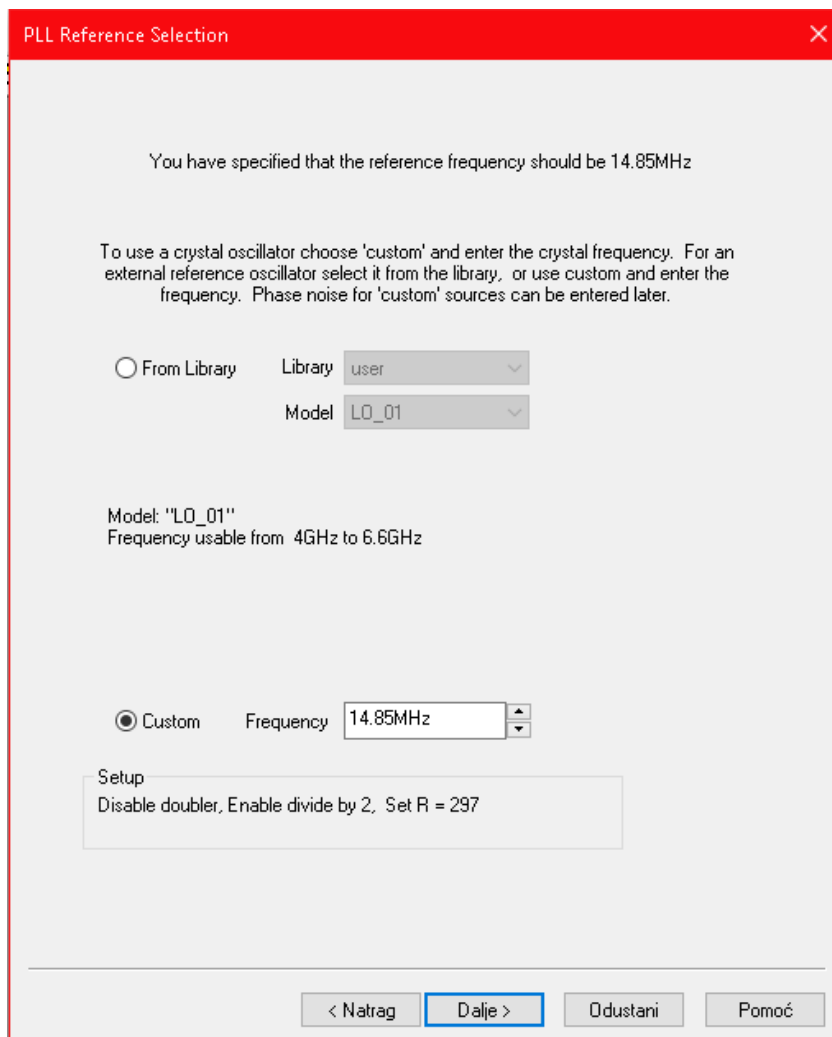
Za potrebe ovog sintetizatora odabran je filter trećeg reda prikazan na slici 20., jer ima izuzetno dobru prijenosnu funkciju. Kako integrirani krug već ima ugrađen filter prvog reda, odabran je vanjski filter trećeg reda, čime se ukupno dobije karakteristika filtra četvrtog reda, što značajno poboljšava performanse i osigurava željenu funkcionalnost.



Slika 20. Selekcija niskopropusnog filtra

Izvor: Izradio student pomoću softverskog programa ADIsimPLL

Kad smo odabrali vrstu filtera, program sada nudi unos vrijednosti referentne frekvencije. Odabrana je frekvencija 14.85 MHz koja je identična kao kod prethodno obrađenog sintetizatora.

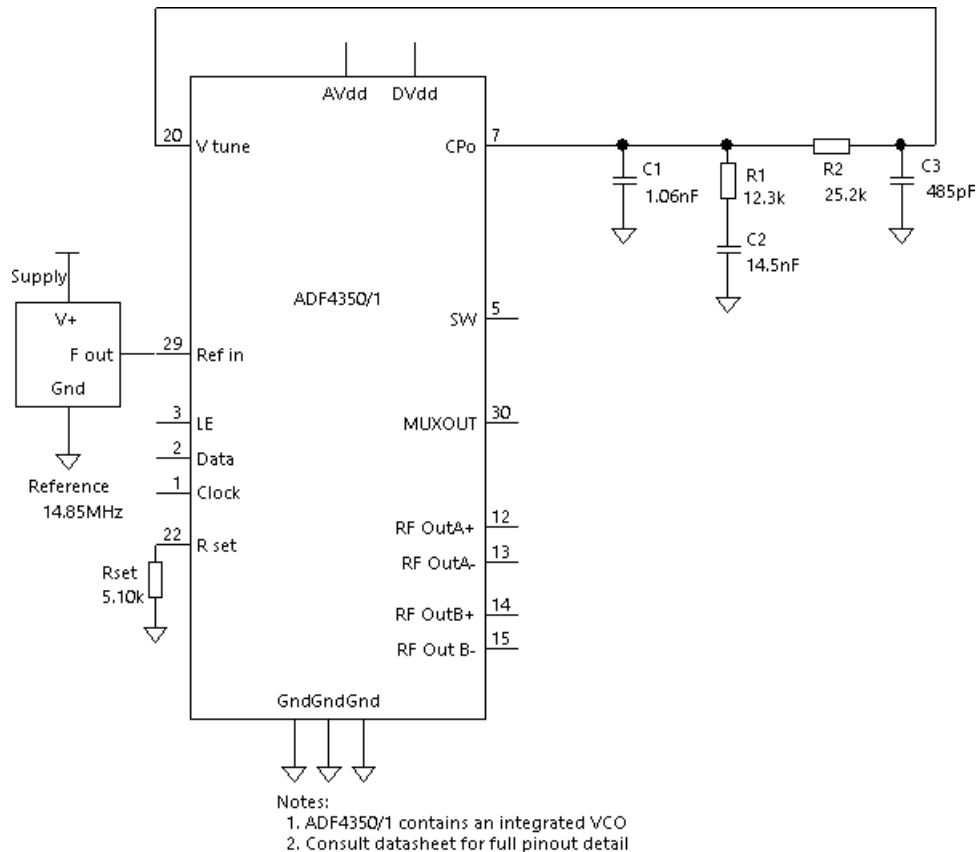


Slika 21. Odabir referentne frekvencije

Izvor: Izradio student pomoću softverskog programa ADIsimPLL

Nakon odabira željene frekvencije i komponenti, program preuzima zadatak izračuna i dizajniranja kruga. Na slici 22 je prikazan dizajn novog kruga koji ima istu funkciju kao prethodni obrađeni sintetizator frekvencije uređaja Sailor RT2048.

Odmah je vidljivo da nova izvedba znatno kompaktnija u usporedbi sa prethodnim sklopom. Također, može se zaključiti da će ova izvedba biti jeftinija jer nema toliko elektroničkih komponenata koje bi se trebale dodatno povezivati da bi novi krug pravilno radio.



Slika 22. Prikaz novog sintetizatora

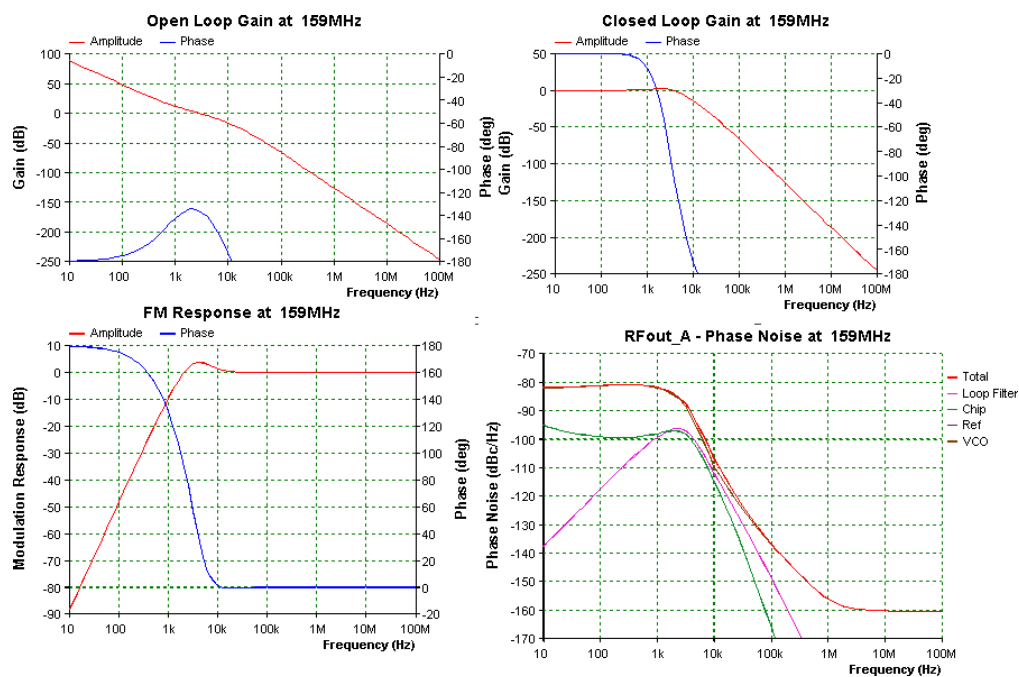
Izvor: Izradio student pomoću softverskog programa ADIsimPLL

Nadalje, program ADIsimPLL istovremeno prikazuje i ponašanje proračunatog sintetizatora frekvencija izveden uz pomoć ADF4350, kako u frekvencijskoj domeni, tako i vremenskoj domeni.

Prikazivanje ponašanja kruga u vremenskoj i frekvencijskoj domeni ima nekoliko prednosti:

1. **Potpuniji uvid:** Omogućuje potpuniji uvid u karakteristike kruga jer pokriva oba aspekta - kako se ponaša s obzirom na vrijeme i kako reagira na različite frekvencije. To omogućuje bolje razumijevanje njegovog ponašanja u različitim situacijama.
2. **Detaljnija analiza:** Analiza u vremenskoj domeni omogućuje praćenje signala kroz vrijeme, što je ključno za razumijevanje dinamike signala u krugu. S druge strane, analiza u frekvencijskoj domeni omogućuje uvid u spektralne komponente signala i kako se različite frekvencije obrađuju ili filtriraju.
3. **Otkrivanje problema:** Prikazivanje ponašanja u oba domena može pomoći u otkrivanju problema ili nepravilnosti u radu kruga. Na primjer, moguće je identificirati neželjene oscilacije, šumove ili propuste u određenim frekvencijskim područjima ili vremenskim intervalima.
4. **Optimizacija dizajna:** Analiza u oba domena omogućuje optimizaciju dizajna kruga jer pruža informacije o tome kako se krug ponaša u različitim uvjetima. Na temelju tih informacija mogu se dodatno prilagoditi parametri kruga kako bi se postigle bolje performanse ili smanjili neželjeni efekti.

Na slici 23 prikazano je ponašanje projektiranog PLL sintetizatora u frekvencijskoj domeni u režimu otvorene petlje, zatvorene petlje, odziva frekvencijske modulacije i različitih komponenti faznog šuma.



Slika 23. Grafički prikaz ponašanja sklopa u frekvencijskoj domeni

Izvor: Izradio student pomoću softverskog programa ADIsimPLL

1. **Open Loop Gain at 159 MHz:**

- **Gain (Amplituda):** Plava linija prikazuje pojačanje otvorene petlje u decibelima (dB) kao funkciju frekvencije. Pojačanje pada s povećanjem frekvencije, što je očekivano za sistem s negativnom povratnom vezom.
- **Phase (Faza):** Crvena linija prikazuje fazni odziv otvorene petlje u stupnjevima. Faza se postupno mijenja s povećanjem frekvencije.

2. **Closed Loop Gain at 159 MHz:**

- **Gain (Amplituda):** Plava linija prikazuje pojačanje zatvorene petlje. Ovdje možemo vidjeti kako sistem reagira kada je petlja zatvorena, prikazujući stabilizaciju pojačanja u širokom rasponu frekvencija.
- **Phase (Faza):** Crvena linija prikazuje fazni odziv zatvorene petlje. U zatvorenoj petlji, faza pokazuje kako sistem održava stabilnost u odnosu na promjene frekvencije.

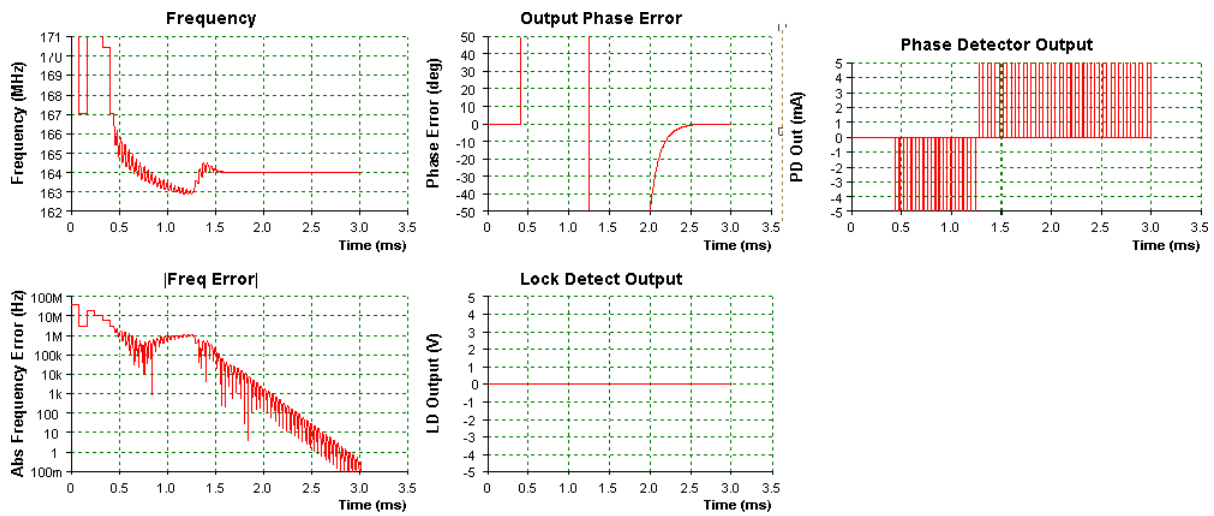
3. **FM Response at 159 MHz:**

- **Modulation Response (Amplituda):** Plava linija prikazuje odziv frekventne modulacije u dB. Pokazuje kako sistem reagira na ulazne signale različitih frekvencija modulacije.
- **Phase (Faza):** Crvena linija prikazuje fazni odziv na modulaciju, prikazujući promjenu faze signala kroz sistem.

4. **RFout_A - Phase Noise at 159 MHz:**

- **Phase Noise (Šum faze):** Ova slika prikazuje različite komponente šuma faze u dBc/Hz (decibeli u odnosu na nosač po hercu) kao funkciju frekvencije. Uključene su različite komponente:
 - **Total:** Ukupan šum faze (crvena linija).
 - **Loop Filter:** Doprinos šuma iz filtarskog kruga (ljubičasta linija).
 - **Chip:** Doprinos šuma iz čipa (zelena linija).
 - **Ref:** Referentni šum (svijetlo plava linija).
 - **VCO:** Šum iz oscilatora kontroliranog naponom (VCO) (smeđa linija)

Na slici 24 prikazano je ponašanje projektiranog sintetizatora frekvencija u vremenskoj domeni za različite parametre.



Slika 24. Grafički prikaz ponašanje sklopa u vremenskoj domeni

Izvor: Izradio student pomoću softverskog programa ADIsimPLL

1. **Frequency:** Ovaj graf prikazuje frekvenciju VCO (Oscilator kontroliran naponom) kroz vrijeme u milisekundama (ms). Možemo vidjeti kako se frekvencija mijenja tokom vremena, uključujući skokove i stabilizaciju na određenim točkama. Na grafu je vidljivo da se sustav uspijeva stabilizirati nakon 1,5 milisekunde na 164 MHz, dok se prije toga ponaša kao regulacijski krug drugog reda.
2. **Output Phase Error:** Ovaj graf prikazuje grešku faze na izlazu kroz vrijeme u stupnjevima. Greška faze pokazuje razliku između željene i stvarne faze izlaznog signala. Idealno bi bilo da greška faze bude što manja, što znači da je izlazni signal sinhroniziran sa referentnim signalom.
3. **Phase Detector Output:** Ovaj graf prikazuje izlaz iz faznog detektora kroz vrijeme u mikroamperima (uA). Fazni detektor uspoređuje fazu referentnog signala s fazom VCO i proizvodi izlazni signal koji se koristi za prilagođavanje frekvencije VCO. Skokovi na grafu mogu ukazivati na prilagodbe koje fazni detektor radi kako bi ispravio grešku faze.
4. **Freq Error:** Ovaj graf prikazuje apsolutnu grešku frekvencije kroz vrijeme u hercima (Hz). Greška frekvencije pokazuje razliku između željene i stvarne frekvencije. Cilj je minimizirati ovu grešku kako bi se osigurala precizna frekvencija izlaznog signala.

5. **Lock Detect Output:** Ovaj graf prikazuje izlaz detektora zaključavanja kroz vrijeme u voltima (V). Detektor zaključavanja signalizira da li je PLL sistem zaključan na željenu frekvenciju. Kada je sistem zaključan, izlaz detektora bi trebao biti stabilan, što ukazuje da su faza i frekvencija izlaznog signala sinhronizirani s referentnim signalom.

4.1.1. Prednosti alata

1. Jednostavnost korištenja

- **Intuitivno sučelje:** ADIsimPLL ima korisničko sučelje koje je jednostavno za korištenje, što olakšava proces unosa parametara kao što su minimalna, maksimalna i referentna frekvencija.
- **Automatizacija procesa:** Nakon unosa željenih frekvencija i komponenti, program preuzima zadatak izračuna i dizajniranja kruga umjesto korisnika, što štedi vrijeme i smanjuje mogućnost pogreške.

2. Širok raspon mogućnosti

- **Vanjski preskaleri i oscilatori:** Program nudi opciju korištenja vanjskih preskalera i oscilatora, što pruža fleksibilnost u dizajnu.
- **Razni filteri:** Korisnicima je omogućeno biranje između filtera trećeg, četvrtog i petog reda, ovisno o potrebama aplikacije.

3. Optimizacija dizajna

- **Prikaz niza mogućnosti:** Nakon unosa parametara, program prikazuje niz krugova koji odgovaraju specifikacijama, omogućujući korisniku odabir najbolje opcije.
- **Precizni izračuni:** ADIsimPLL pruža točne izračune za niskopropusne filtere, omogućujući optimizaciju performansi kruga.

4. Ušteda prostora i troškova

- **Kompaktan dizajn:** Nova izvedba kruga zauzima manje prostora u usporedbi s tradicionalnim dizajnom, kao što je prikazano na primjeru Sailora 2048.
- **Smanjenje broja komponenata:** Manje komponenata znači niže troškove materijala i jednostavniji proces sklapanja.

4.1.2. Nedostaci alata

1. Ograničenja u prilagodbi

- **Ovisnost o integriranim krugovima:** Program je dizajniran za rad s integriranim krugovima od Analog Devices, što može ograničiti fleksibilnost u izboru komponenti iz drugih izvora.
- **Ograničenja u kompleksnosti dizajna:** Za vrlo specifične ili kompleksne aplikacije, ADIsimPLL možda neće pružiti sve potrebne prilagodbe.

2. Tehnička složenost

- **Zahijeva osnovno tehničko znanje:** Iako program automatizira mnoge procese, korisnici ipak trebaju imati osnovno tehničko znanje kako bi ispravno unijeli parametre i interpretirali rezultate.

3. Potencijalne pogreške u simulaciji

- **Simulacijske pogreške:** Kao i kod svakog simulacijskog alata, postoji mogućnost pogrešaka u simulaciji koje mogu dovesti do problema u stvarnom dizajnu.

4. Ograničena dokumentacija i podrška

- **Nedostatak detaljne dokumentacije:** Korisnici ponekad mogu naići na nedostatak detaljne dokumentacije ili podrške, što može otežati rješavanje specifičnih problema.

ADIsimPLL je moćan alat za dizajn PLL sintetizatora, ali korisnici trebaju biti svjesni njegovih ograničenja i potencijalnih izazova. U pravim rukama, ovaj alat može značajno ubrzati i pojednostaviti proces dizajniranja kompleksnih krugova neophodnih za potrebe radio komunikacija.

5. ZAKLJUČAK

Ovaj rad pruža prikaz složenosti dizajniranja PLL (*Phase-Locked Loop*) sintetizatora, s posebnim naglaskom na njegovu primjenu u VHF (*Very High Frequency*) pomorskim komunikacijama. Visoka stabilnost i preciznost koje ovaj sustav zahtijeva predstavljaju značajan tehnički izazov, što se očituje u nužnosti pažljivog dizajna i integracije ključnih komponenti poput oscilatora, djelatelja frekvencije, strujnog pretvarača, niskopropusnog filtera, i oscilatora upravljanog naponom. Svaka od tih komponenti ima specifičnu ulogu u osiguravanju stabilnosti generiranih frekvencija.

Posebna pažnja u radu posvećena je modeliranju regulacijskog kruga drugog reda, koji čini jezgru PLL tehnologije. Dinamičko ponašanje ovog kruga, uključujući oscilacije i nadvišenja izlaznog napona, predstavlja ključni aspekt koji se mora kontrolirati kako bi se spriječile nestabilnosti. Proučavanje utjecaja faktora prigušenja na performanse sintetizatora naglašava potrebu za naprednim metodama dizajna i simulacije, koje omogućuju precizno podešavanje ovih parametara.

Rad također ističe kako suvremeni softverski alati, poput ADIsimPLL-a, značajno olakšavaju proces dizajniranja PLL sintetizatora. ADIsimPLL, kao alat razvijen od strane *Analog Devices*, omogućuje simulaciju rada PLL sintetizatora prije njegove stvarne implementacije, što smanjuje rizik od grešaka i omogućuje optimizaciju parametara dizajna prema specifičnim zahtjevima aplikacije. Program automatski generira optimalne postavke za različite komponente, čime se znatno smanjuje potreba za ručnim proračunima i ubrzava proces razvoja.

Zaključno, iako dizajn PLL sintetizatora za VHF pomorske komunikacije predstavlja tehnički složen zadatak, ovaj rad pokazuje da korištenje naprednih alata poput ADIsimPLL-a može značajno smanjiti ove izazove. Ovi alati ne samo da omogućuju bržu i precizniju realizaciju željenih performansi, već pružaju i fleksibilnost u prilagodbi dizajna specifičnim potrebama sustava. Na taj način, integracija PLL sintetizatora u moderne komunikacijske uređaje postaje pristupačnija, a konačni proizvodi pouzdaniji i učinkovitiji. Ovaj rad time potvrđuje ključnu ulogu suvremenih softverskih alata u razvoju kompleksnih elektroničkih sustava, što značajno doprinosi napretku u području pomorskih komunikacija.

LITERATURA

Knjige:

- [1.] Sailor: „Installation Manual Sailor RT2048 VHF“, 1987.
- [2.] doc. dr. sc. Zoran Mrak : Predavanja iz kolegija Osnove Elektroničkih Komunikacija.
- [3.] doc. dr. sc. Zoran Mrak : Predavanja iz kolegija Pomorski komunikacijski uređaji
- [4.] Ulrich L. Rohde: „Digital PLL Frequency Synthesizers Theory and Design“, 1982.
- [5.] Rade Končar: „Tehnički Priručnik“, 1980.

Izvori s interneta:

- [1.] Global Maritime Distress and Safety System, 15.01.2024., <https://gmdss.com>, (15.01.2024.)
- [2.] PLL Frequency Synthesizer Tutorial, 18.01.2024., <https://www.electronics-notes.com/articles/radio/frequency-synthesizer/pll-indirect-synthesizer.php>, (18.01.2024.)
- [3.] RF PLLs & synthesizers, 25.02.2024., <https://www.ti.com/rf-microwave/rf-plls-synthesizers/overview.html>, (25.02.2024.)
- [4.] Analog Devices ADIsimPLL, 17.04.2024., <https://www.analog.com/en/lp/resources/adisimpll.html>, (17.04.2024.)
- [5.] ADF4350 Data Sheet, <https://www.analog.com/media/en/technical-documentation/data-sheets/ADF4350.pdf> (17.04.2024.)

KAZALO KRATICA

eng. – engleski

PLL - Phase-Locked Loop

VCO - voltage controlled oscillator

FLL - Frequency Locked Loop

VHF- Very high frequency

GMDSS - Global Maritime Distress and Safety System

POPIS SLIKA

SLIKA 1. BLOK ŠEMA REGULACIJSKOG KRUGA	2
SLIKA 2. VREMENSKI ODZIV	4
SLIKA 3. OSCILACIJE SUSTAVA DRUGOG REDA OVISNO O FAKTORU PRIGUŠENJA	6
SLIKA 4. BLOCK DIJAGRAM PLL-A	7
SLIKA 5. BLOK ŠEMA SINTETIZATORA SAILOR-A MODEL RT2048	8
SLIKA 6. LOKALNI OSCILATOR	11
SLIKA 7. DJELITELJ	12
SLIKA 8. SIMULACIJSKI MODEL DJELITELJA FREKVENCije POMOĆU D BISTABILA	13
SLIKA 9. PRIKAZ REZULTATA SIMULACIJE	13
SLIKA 10. STRUJNI PRETVARAĆ	14
SLIKA 11. NISKOPROPUSNI FILTER	16
SLIKA 12. OSCILATOR UPRAVLJAN S NAPONOM	17
SLIKA 13. ODVOJNO POJAČALO	19
SLIKA 14. MC145158	20
SLIKA 15.	22
SLIKA 16. ŠEMATSKI PRIKAZ KRUGA	23
SLIKA 17. UNOS PODATAKA	25
SLIKA 18. ODABIR PLL SINTETIZATORA	26
SLIKA 19. BLOCK DIJAGRAM ADF4350	28
SLIKA 20. SELEKCIJA NISKOPROPUSNOG FILTERA	29
SLIKA 21. SELEKCIJA REFERENTNOG FREKVENCije	30
SLIKA 22. PRIKAZ NOVOG SINTETIZATORA	31
SLIKA 23. GRAFIČKI PRIKAZ PONAŠANJE CJELOG KRUGA U FREKVENCijsKOJ DOMENI	32
SLIKA 24. GRAFIČKI PRIKAZ PONAŠANJE CJELOG KRUGA U VREMENSKOJ DOMENI	34